

Skriptum zur Vorlesung:

PHYSIKALISCHE MESSTECHNIK A (Signale & Systeme)

Kapitel D: **Analog-Digital- und Digital-Analog- Wandler**

Wintersemester 1998 / 99

Universität Paderborn

Fachbereich 6 - Physik -

Dozent: Prof.Dr.H.Ziegler

Protokoll: Dr.H.Aulfes / C.Ho.

D. ANALOG-DIGITAL- UND DIGITAL-ANALOG-WANDLER	4
I. GRUNDLAGEN	4
1. Literatur.....	4
2. Signalquantisierung.....	4
3. Übertragungsfunktionen.....	4
4. Unipolare Codesysteme.....	5
5. Bipolare Codesysteme.....	6
II. D/A-WANDLER.....	6
1. Elementarwandler.....	6
2. Bewertungsaspekte.....	7
a) Widerstandsbereich und Temperaturkoeffizient	7
b) Schaltertyp und Schalterpotential	7
c) Quellen- und Senkenwiderstand.....	7
3. Leiternetzwerk (R-2R)	8
4. Serielle DACs.....	9
5. Fehler	10
a) Offsetfehler	10
b) Verstärkungsfehler.....	10
c) Integrale Nichtlinearität	10
d) Differentielle Nichtlinearität	11
e) Temperaturkoeffizienten	13
f) Schaltereinschwingzeit	13
g) Differentielle Einschwingzeit (Glitches).....	14
6. Zusatzschaltungen	14
7. Nichtlineare Digital-Analogkonverter	15
8. Reales Beispiel.....	16
a) Integrale Linearität.....	18
b) Differentielle Linearität.....	18
c) Abgleichgenauigkeit.....	18
d) Monotonie.....	19
e) Temperaturgang	19
III. A/D-WANDLER.....	19
1. Zeitverfahren.....	19
a) Grundprinzip und Schaltung	19
b) Vorteile / Nachteile.....	20
2. Inverses Zeitverfahren.....	21
a) Grundprinzip und Schaltung	21
b) Vorteile / Nachteile.....	22
3. Zweirampenverfahren (Dual slope).....	22
a) Schaltung.....	22
b) Vorteile / Nachteile.....	23
4. Spannungs/Frequenz-Wandler	24
5. Parallelwandler (Flash)	25
a) Funktionsprinzip	25
b) Vorteile / Nachteile.....	26
c) Zweistufige Verfahren.....	26
6. Verfahren mit Digital-Analog-Wandlern.....	26
a) Rampenverfahren	26
b) Nachlaufwandler	27
c) Wägeverfahren (successive approximation).....	28
7. Wandler-Fehler	31
a) Offset und Verstärkung	31
b) Nichtlinearität (integral und differentiell).....	31
c) dynamische Fehler (sample/hold).....	31

d) Verhalten bei überlagerten Wechselspannungen (NM)	33
IV. ANWENDUNGEN.....	36
1. Bauelemente	36
a) D/A.....	36
b) A/D	36
c) Entscheidungskriterien	37
2. PC-Messtechnik	37
3. Kompletteräte.....	37
a) Genauigkeitsdaten	37
V. SYSTEM- UND ANWENDUNGSFEHLER	39
1. Statischer Innenwiderstand (Bürde)	39
2. Gleichtaktfehler.....	39
a) Statische Gleichtaktfehler	39
b) Erdung, Schirmung, Guard	41
3. Effektive 50Hz-Gleichtaktunterdrückung.....	41

D. ANALOG-DIGITAL- UND DIGITAL-ANALOG-WANDLER

I. GRUNDLAGEN

1. Literatur

Empfohlen wird folgende Literatur:

Zander, Horst: Digital-Analog-Wandler in der Praxis; Verlag Markt u. Technik; ISBN 3-922120-39-3

Zander, Horst: Analog-Digital-Wandler in der Praxis; Verlag Markt u. Technik; ISBN 3-922120-24-5

Das gesamte Kapitel hält sich im wesentlichen an diese Bücher.

2. Signalquantisierung

Im Gegensatz zum vorherigen Kapitel, in dem wir uns mit der Zeitdiskretisierung beschäftigt haben, beschäftigen wir uns in diesem Kapitel mit der Signaldiskretisierung. Hier geht es also darum, einen analogen Wert (z.B. ein Spannungswert) in eine Zahl umzuwandeln.

Ein prinzipiell dabei auftretender Fehler ist der Quantisierungsfehler. Dieser entsteht durch die Umsetzung der kontinuierlichen Spannungswerte in diskrete Werte. Dieser Fehler wird um so kleiner, je kleiner die Diskretisierungsstufen gemacht werden. Mit dem Fortschritt der Technik ist dieser Fehler immer kleiner geworden, er spielt deshalb heute in der Gesamtfehleranalyse kaum noch eine Rolle.

Ein Hauptcharakteristikum dieser Wandler ist die Auflösung. Das ist die Zahl der Schritte n , in die der Messbereich eingeteilt wird.

Die Konversionszeit ist die benötigte Zeit, um die wertkontinuierliche Spannung in eine Zahl umzuwandeln. I.A. ist die Samplingtaktzeit gleich dieser Konversionszeit.

3. Übertragungsfunktionen

Die Übertragungsfunktion ist charakteristisch für einen Wandler. Der A/D - Wandler hat neben dem Analogeingang für die zu wandelnde Spannung auch einen synchronisierten Trigger Eingang, der ihm den Zeitpunkt der Wandlung vorgibt. Außerdem existiert natürlich der digitale Ausgang mit seinen Codeleitungen:

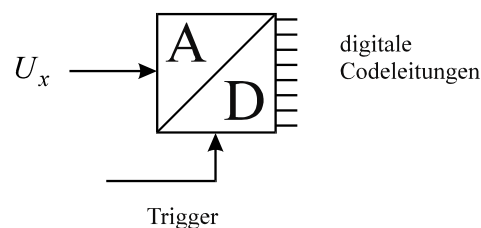


Abbildung D-1

Die ideale Übertragungsfunktion eines solchen Wandlers hat folgendes Aussehen:

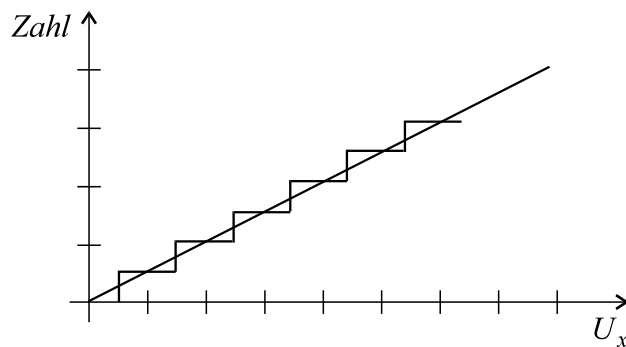


Abbildung D-2

Beim einfachen unipolaren Wandler erhält man Quanten in der Spannung. Ein idealer Wandler wird bei der Spannung 0 auch am Ausgang den Wert Null herausgeben. Beim halben Quant macht er am Ausgang einen Sprung auf die Eins usw.

4. Unipolare Codesysteme

Die binären Systeme sind die "Klassiker" unter den Codesystemen. Die komplementär binären Systeme unterscheiden sich von den binären dadurch, dass bei Ihnen jede Eins durch eine Null und umgekehrt ersetzt wird. In der nachstehenden Tabelle ist für den Fall eines 12 Bit-Wandlers ein 10V Full Scale (FS) und ein 5V Full Scale System mit den dazugehörigen binären und komplement binären Systemen eingezeichnet:

Scale	+ 10 V FS	+ 5 V FS	Straight binary	Complementary binary
+ FS - 1 LSB	+ 9.9976	+ 4.9988	1111 1111 1111	0000 0000 0000
+ 7/8 FS	+ 8.7500	+ 4.3750	1110 0000 0000	0001 1111 1111
+ 3/4 FS	+ 7.5000	+ 3.7500	1100 0000 0000	0011 1111 1111
+ 5/8 FS	+ 6.2500	+ 3.1250	1010 0000 0000	0101 1111 1111
+ 1/2 FS	+ 5.0000	+ 2.5000	1000 0000 0000	0111 1111 1111
+ 3/8 FS	+ 3.7500	+ 1.8750	0110 0000 0000	1001 1111 1111
+ 1/4 FS	+ 2.5000	+ 1.2500	0100 0000 0000	1011 1111 1111
+ 1/8 FS	+ 1.2500	+ 0.6250	0010 0000 0000	1101 1111 1111
0 + 1 LSB	+ 0.0024	+ 0.0012	0000 0000 0001	1111 1111 1110
0	0.0000	0.0000	0000 0000 0000	1111 1111 1111

Scale	+ 10 V FS	+ 5 V FS	Binary coded decimal	Complementary BCD
+ FS - 1 LSB	+ 9.99	+ 4.95	1001 1001 1001	0110 0110 0110
+ 7/8 FS	+ 8.75	+ 4.37	1110 0000 0000	0001 1111 1111
+ 3/4 FS	+ 7.50	+ 3.75	1100 0000 0000	0011 1111 1111
+ 5/8 FS	+ 6.25	+ 3.12	1010 0000 0000	0101 1111 1111
+ 1/2 FS	+ 5.00	+ 2.50	1000 0000 0000	0111 1111 1111
+ 3/8 FS	+ 3.75	+ 1.87	0110 0000 0000	1001 1111 1111
+ 1/4 FS	+ 2.50	+ 1.25	0100 0000 0000	1011 1111 1111
+ 1/8 FS	+ 1.25	+ 0.62	0010 0000 0000	1101 1111 1111
0 + 1 LSB	+ 0.01	+ 0.00	0000 0000 0001	1111 1111 1110
0	0.00	0.00	0000 0000 0000	1111 1111 1111

Abbildung D-3

Der untere Teil der Tabelle zeigt ebenfalls für einen 12 Bit-Wandler den BCD (Binary Coded Decimal) Code und dessen Komplement. Der BCD-Code ist ein gewichteter Code, bei dem jeweils eine Dezimalstelle durch 4 Bit gleich 1 Digit angezeigt wird. Die Gewichtung erfolgt

mit den Zuordnungen 8-4-2-1. Allerdings verliert man durch diesen Code jeweils sechs von 16 möglichen Codierungen pro Digit, so dass für eine gleiche Auflösung mehr Bit als bei einem Binär-Wandler benötigt werden.

5. Bipolare Codesysteme

Diese Systeme eignen sich für die Darstellung von bipolaren Spannungen, in denen auch negative Spannungen dargestellt werden können. Die folgende Tabelle zeigt einiger solcher Codes.

n	Dezimale Teilung		Sign +	Two's	Offset	One's
	+ U_{ref}	- U_{ref}	Magnitude	Complement	Binary	Complement
+7	+ 7/8	- 7/8	0111	0111	1111	0111
+6	- 6/8	- 6/8	0110	0110	1110	0110
+5	+ 5/8	- 5/8	0101	0101	1101	0101
+4	+ 4/8	- 4/8	0100	0100	1100	0100
+3	+ 3/8	- 3/8	0011	0011	1011	0011
+2	+ 2/8	- 2/8	0010	0010	1010	0010
+1	+ 1/8	- 1/8	0001	0001	1001	0001
0	+ 0	- 0	0000	0000	1000	0000
0	- 0	+ 0	1000	(0000)	(1000)	1111
-1	- 1/8	+ 1/8	1001	1111	0111	1110
-2	- 2/8	+ 2/8	1010	1110	0110	1101
-3	- 3/8	+ 3/8	1011	1101	0101	1100
-4	- 4/8	+ 4/8	1100	1100	0100	1001
-5	- 5/8	+ 5/8	1101	1011	0011	1010
-6	- 6/8	+ 6/8	1110	1010	0010	1001
-7	- 7/8	+ 7/8	1111	1001	0001	1000
-8	- 8/8	+ 8/8		(1000)	(0000)	

Abbildung D-4

Der Sign + Magnitude Code besitzt als erstes Bit das Vorzeichen und die restlichen Bits sind für den Betrag reserviert.

Häufiger wird das Zweierkomplement (Two's complement) eingesetzt, bei dem die negativen Zahlen so dargestellt werden, dass alle Bits komplementiert werden und noch eine Eins dazugaddiert wird.

Das Binär mit Offset System ist ganz ähnlich wie das unipolare System. Bei diesem wird lediglich ein Spannungsoffset "dazugedacht".

II. D/A-WANDLER

1. Elementarwandler

Ein einfacher Elementarwandler hat folgendes Aussehen:

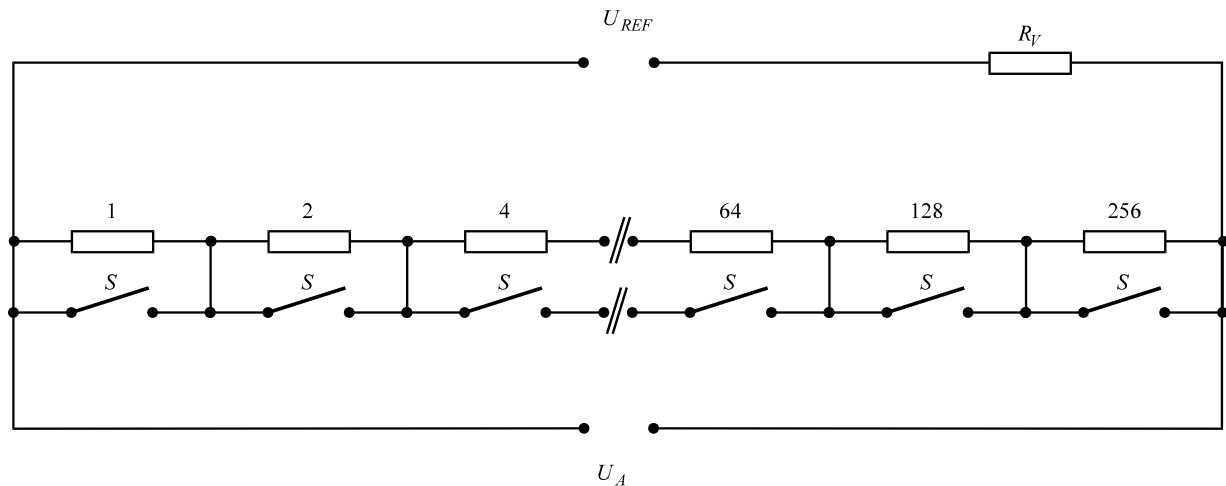


Abbildung D-5

Die genau bekannte Referenzspannung U_{REF} wird über einen sehr großen Vorwiderstand R_V an die Widerstandsstufen n gelegt, die die Widerstandswerte $2^{n-1} R$ haben. Über jeder Widerstandsstufe ist ein Schalter parallel gelegt, mit dem der jeweilige Widerstand kurzgeschlossen werden kann.

Der große Vorwiderstand soll der Schaltung einen möglichst konstanten Strom aufprägen.

In Abhängigkeit von der Ansteuerung durch den Eingangscode werden die Analogschalter umgeschaltet, so dass am Ausgang eine Spannung U_A anliegt, die von der Schalterstellung abhängt.

2. Bewertungsaspekte

a) Widerstandsbereich und Temperaturkoeffizient

Es ist immer denkbar ungünstig, wenn, wie hier, in einer Schaltungsanordnung extrem stark unterschiedliche Widerstandswerte verwendet werden, weil die einzelnen Werte nicht so genau abgeglichen werden können.

b) Schaltertyp und Schalterpotential

Es ist von Interesse, ob es sich um einen einfachen Einschalter oder Umschalter handelt. Wichtiger ist aber das Schalterpotential: Wie aus der Schaltung zu erkennen ist, liegen die Schalter alle auf unterschiedlichem Potential, was technisch nicht einfach in den Griff zu bekommen ist.

c) Quellen- und Senkenwiderstand

Dieser D/A-Wandler soll ja als Spannungsquelle dienen. Eine ideale Spannungsquelle hat aber einen Innenwiderstand von Null. Eine akzeptable Spannungsquelle hat zumindest einen konstanten Innenwiderstand. Hier ist der Innenwiderstand allerdings abhängig von dem anliegen-

den Signal. Das hat für einen äußeren elektrischen Verbraucher mit einem endlichen Innenwiderstand zur Folge, dass man einen systematischen Fehler durch den variablen Innenwiderstand produziert.

Aber auch der Senkenwiderstand ist (etwas) variabel, da die Referenzspannung mit unterschiedlichen Strömen belastet wird. Dies versucht man allerdings mit einem möglichst hohen Vorwiderstand (oder besser einer elektronischen Konstantstromquelle) zu verhindern.

3. Leiternetzwerk (R-2R)

Diese Schaltung ist wieder eine Anordnung von Widerständen und (Um-) Schaltern:

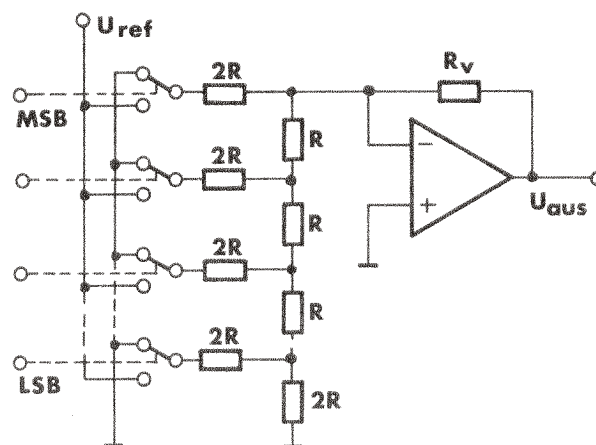


Abbildung D-6

Der Vorteil: In der gesamten Anordnung kommen nur zwei Widerstandswerte im Verhältnis 2:1 vor. Die absoluten Toleranzen der Widerstandswerte brauchen hier nicht mehr so genau eingehalten werden. Es kommt lediglich auf das Verhältnis an.

Auch das Schalterpotential liegt hier entweder auf Masse oder auf der Referenzspannung und ist deshalb wohldefiniert.

Für die beiden Zustände 1000 und 0100 ergeben sich beispielsweise folgende Ersatzschaltbilder (bitte nachvollziehen):

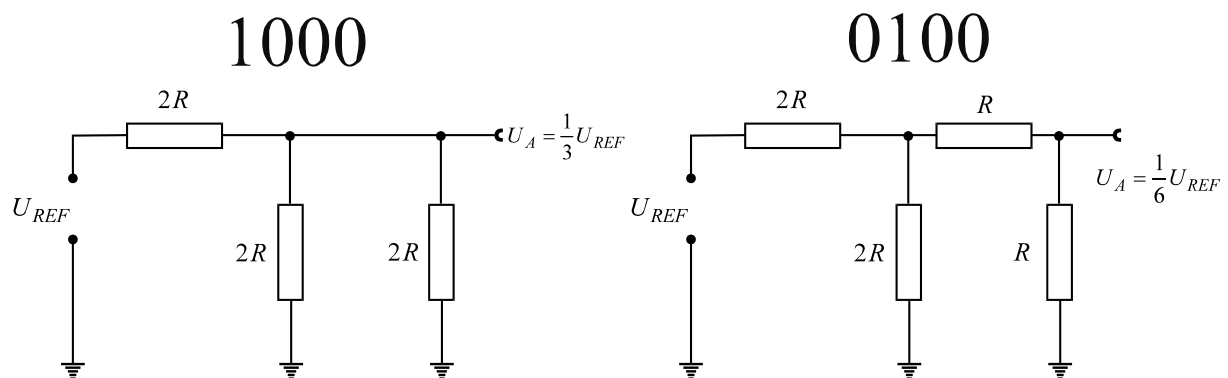


Abbildung D-7

Die Ausgangsspannung dieser Kettenleiter ist proportional zu Referenzspannung. Solche Wandler werden heute in den meisten Fällen eingesetzt.

4. Serielle DACs

Für den Fall, dass der Sollwert nicht parallel anliegt bieten sich serielle D/A-Wandler an. Das Codewort mit dem niederwertigsten Bit (LSB) wird zuerst gesendet und es handelt sich um einen Binärkode.

Es kommen nacheinander die Bits mit den Wertigkeiten 1, 2, 4, 8, 16. Diese Schalten eine vorgegebene Spannung (hier: 16) an ein RC-Glied. Die Abklingkonstante des RC-Gliedes ist gerade so gewählt, dass die Spannung in jedem Takt gerade halbiert wird:

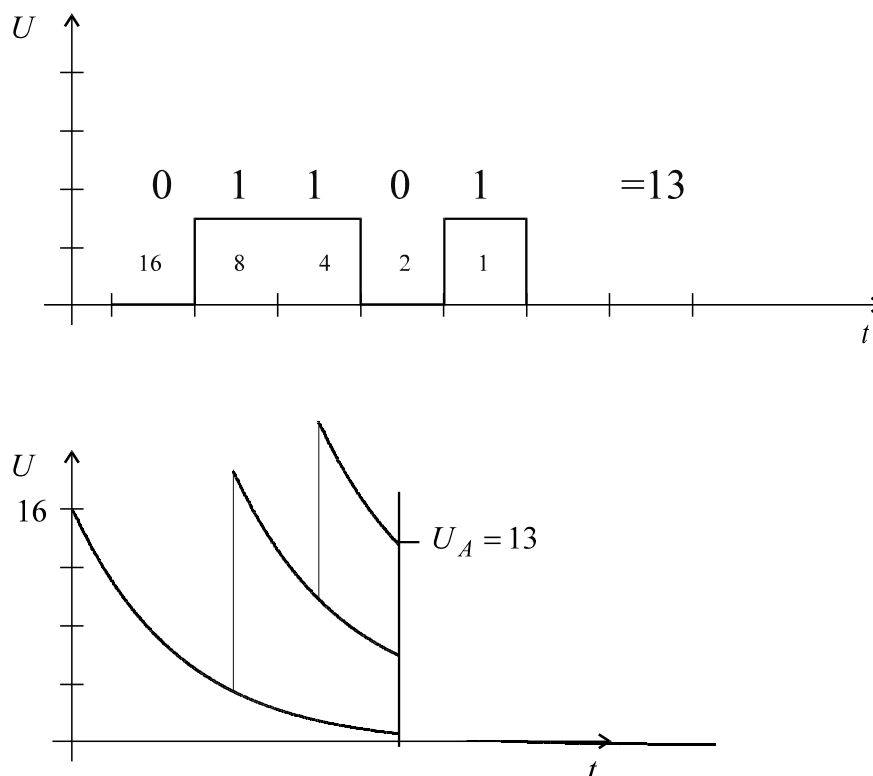


Abbildung D-8

Nun wird zu jedem schon abgeklungenen Signal bei Auftreffen einer weiteren logischen 1 ein weiterer Spannungspuls aufaddiert. Die Spannung am Ausgang (hier 13) ist also eine Überlagerung der zeitlichen Nachwirkungen der einzelnen Spannungspulse. Das LSB geht mit der geringsten Wertigkeit ein, weil schon eine lange Zeit vergangen ist. Das MSB wird (wie gefordert) am meisten berücksichtigt.

Der Nachteil ist, dass diese Schaltung extrem von dem Produkt $R \cdot C$, also von der Zeitkonstante abhängt. Damit ist eine unerwünschte Abhängigkeit von den absoluten Werten gegeben.

5. Fehler

a) Offsetfehler

Der Offsetfehler ist der häufigste Fehler, der die absolute Genauigkeit eines D/A-Wandlers beeinflusst. Entsprechend seiner Definition überlagert er die Übertragungsfunktion additiv an jedem Punkt mit gleichem Betrag und gleichem Vorzeichen.

b) Verstärkungsfehler

Ein weiterer Hauptfehler ist der Steigungs- oder Verstärkungsfehler, bei dem zwar der Nullpunkt der Übertragungsfunktion stimmt, nicht aber deren Steigung.

Die nächste Abbildung veranschaulicht Offset- und Verstärkungsfehler:

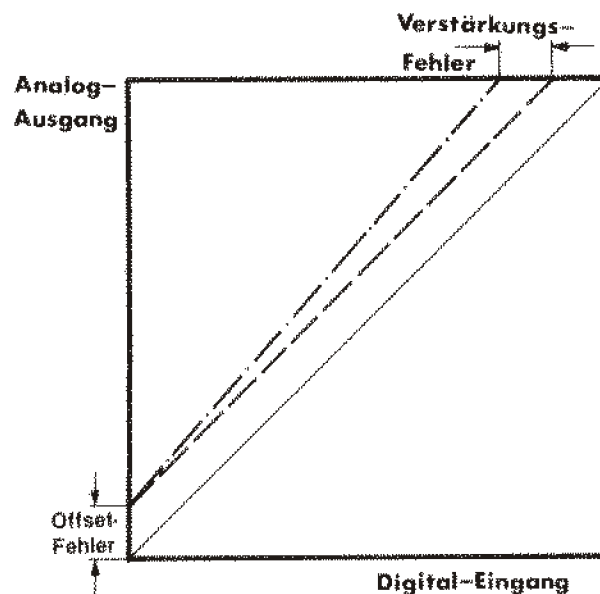


Abbildung D-9

Diese Fehler können abgeglichen werden, indem beispielsweise ein Endpunktabgleich durchgeführt wird.

c) Integrale Nichtlinearität

Trägt man die Ausgangsfunktion eines realen (also nichtidealen) D/A-Wandlers auf, so stellt sich die Frage wie groß der integrale Linearitätsfehler dieses Wandlers ist, also welche Differenzen maximal zwischen der realen und der idealen Übertragungsfunktion auftreten können.

Wird der Fehler auf einen Endpunktabgleich bezogen, so spricht man von einer "end point"-Linearität, die immer durch den Nullpunkt geht:

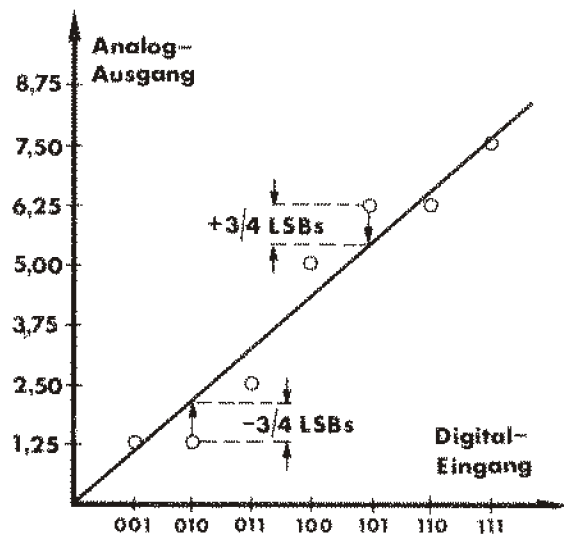


Abbildung D-10

Die meisten Differenzen zwischen der idealen und der realen Übertragungsfunktion liegen in der Größenordnung von $\pm 3/4$ LSB und $-3/4$ LSB. Die integrale Linearität wäre also $\pm 3/4$ LSB.

Im Gegensatz dazu steht ein Abgleich mit der besten Näherung, auch "best fit"-Linearität genannt:

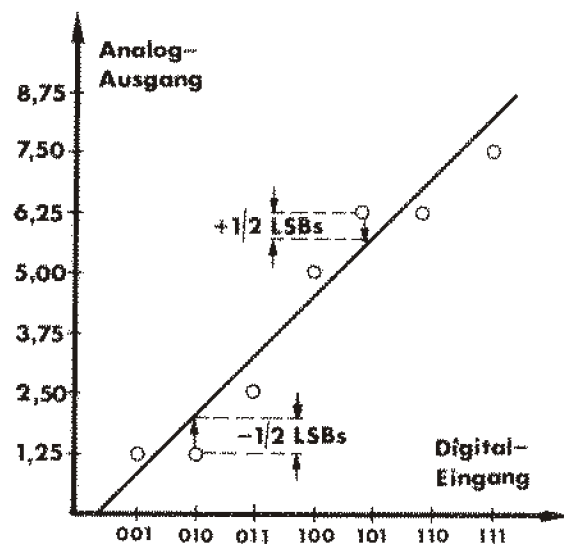


Abbildung D-11

Die lineare Linearität würde hier lediglich $\pm 1/2$ LSB betragen. Dieser Abgleich liefert stets die optimale Gerade.

d) Differentielle Nichtlinearität

Bei der differentiellen Nichtlinearität werden im Gegensatz zu der integralen Nichtlinearität die Abweichung eines einzelnen kleinsten Ausgangsspannungssprungs von seinem idealen, theoretisch zu erwartenden Wert erfasst. Idealerweise sollte jede Stufe die Höhe eines LSB be-

sitzen. Jede Abweichung hiervon ist ein Fehler und somit ein Bezugspunkt für den differentiellen Linearitätsfehler:

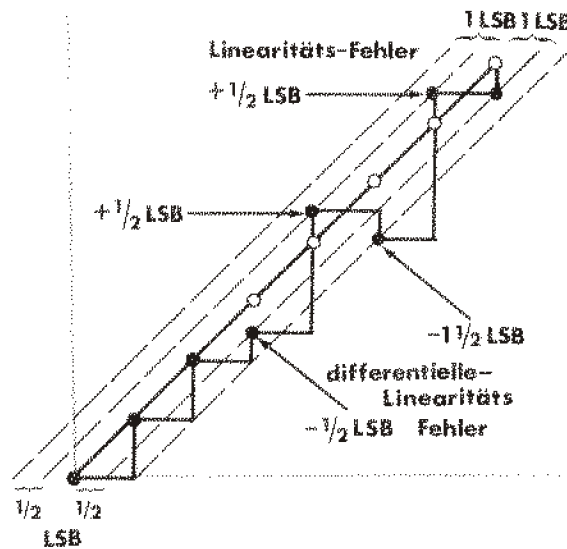


Abbildung D-12

Die maximale Abweichung in LSB der Stufenhöhe von ihrem Idealwert nennt man differentielle Nichtlinearität.

Wenn die differentielle Nichtlinearität größer als 1 LSB ist, ist die Monotonie nicht mehr gewährleistet. D.h. ein wachsender Code wird nicht evtl. mehr zu einer steigenden Spannung führen:

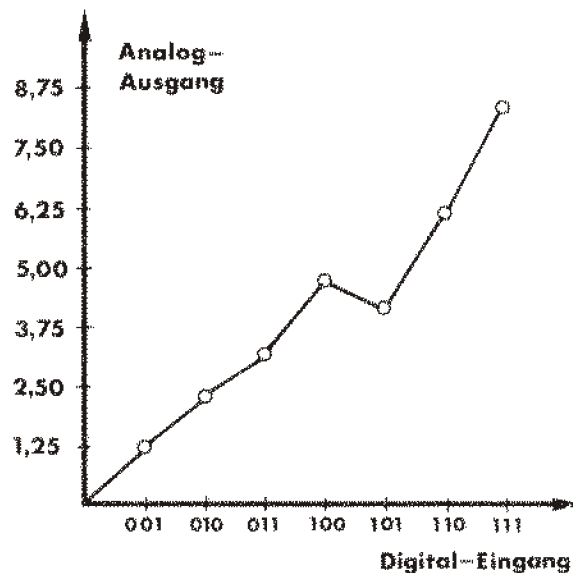


Abbildung D-13

Das nächste Bild zeigt die Übertragungsfunktionen zweier Wandler, die zwar eine große Nichtlinearität aufweisen, aber monoton sind, d.h. ein wachsender Code erzeugt zumindest immer eine höhere Spannung.

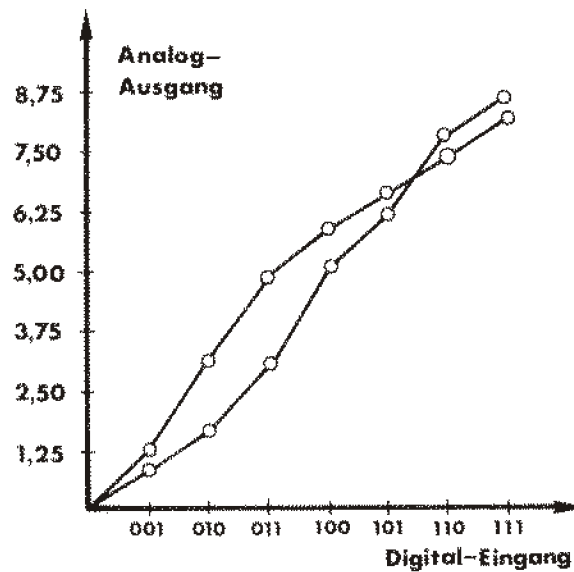


Abbildung D-14

e) Temperaturkoeffizienten

Alle Fehler haben (natürlich) auch einen Temperaturkoeffizienten, d.h. die Größe der auftretenden Fehler ist von der Temperatur abhängig.

f) Schaltereinschwingzeit

Die Schaltereinschwingzeit ist ein weiteres wichtiges Charakteristikum eines D/A-Wandlers. Mit jedem Schaltvorgang werden Spannungen verändert, die die in der Schaltung immer vorhandenen Kondensatoren und Widerstände als RC-Glieder anregen. Die Ausgangsspannung wird sich somit nicht schlagartig sondern mit einer gewissen Einschwingzeit auf den neuen Wert einstellen.

Nehmen wir als Beispiel einen D/A-Wandler mit einer effektiven Zeitkonstante $\tau = R \cdot C$.

Der Wandler habe die Auflösung $N = 2^L$ $L = \text{Bitzahl}$.

Die Frage ist, wann der Wandler auf $\frac{1}{2}$ LSB eingeschwungen ist.

Eine Abschätzung liefert:

$$U_A \cdot e^{-\frac{t}{\tau}} = \frac{1}{2} \cdot \frac{1}{2^L} \cdot U_A$$

$$e^{-\frac{t}{\tau}} = \frac{1}{2^{L+1}}$$

$$e^{\frac{t}{\tau}} = 2^{L+1}$$

$$\frac{t}{\tau} = \ln 2^{L+1}$$

$$t = \tau \cdot (L+1) \cdot \ln 2$$

D.h. die Einschwingzeit eines D/A-Wandlers bei vorgegebener Zeitkonstante τ ist direkt proportional zu seiner Bitzahl L . Folglich sind höher auflösende Wandler meist drastisch langsamer in der Einschwingzeit.

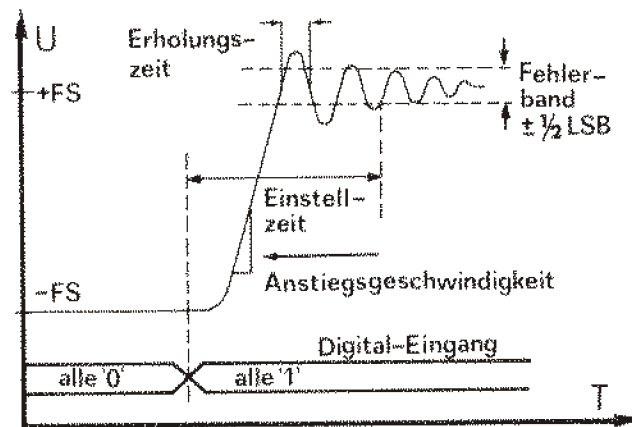


Abbildung D-15

g) Differentielle Einschwingzeit (Glitches)

Als "glitch" wird eine transiente Spannungsspitze bezeichnet, die bei jeder Umschaltung des Eingangscodes eines D/A-Wandlers auftritt. Dieser Effekt tritt auf durch:

- Nichtsynchrone Schaltzeiten der Anlogschalter.
- Unterschiedliche Schaltgeschwindigkeiten der Logikelemente in Abhängigkeit von der Flankenrichtung.

Das nächste Bild zeigt eine 3-Bit Rampenfunktion mit Glitches:

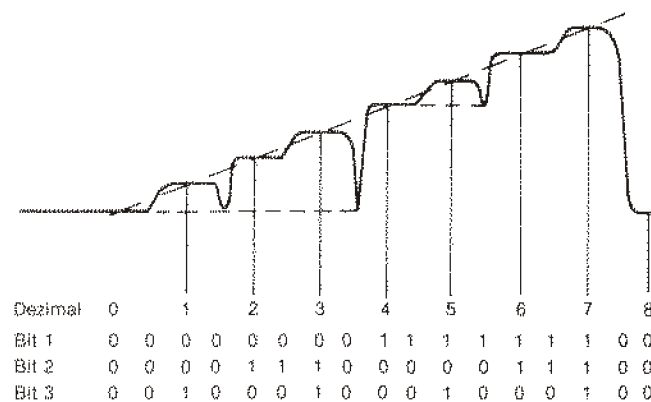


Abbildung D-16

6. Zusatzschaltungen

Um die oben beschriebenen Defizite auszugleichen, verwendet man Zusatzschaltungen.

Die häufigste Zusatzschaltung ist der Ausgangsverstärker. Systembedingt existieren bei diesen Wandlern bestimmte Innenwiderstände, die bei guten Wandlern auch konstant, also unabhängig vom digitalen Eingangscodex sein können. Dennoch ist der Widerstand in der Größenordnung einiger Kiloohm, so dass der Ausgang nicht belastet werden kann. Entweder wird nur der Stromausgang des D/A - Wandler genutzt oder es muss ein Ausgangsverstärker zugeschaltet werden.

Eine weitere Zusatzschaltung ist der Ausgangshaltekreis (Sample and Hold), die die Ausgangsspannung auf einen Kondensator legt und diesen dann von dem Eingang trennt. Die Aufgabe besteht darin, z.B. als Deglicher, also als Analogspeicher zur Vervielfachung des Wandler-Ausgangs in Daten-Verteilungs-Systemen zu fungieren. Auf diese Weise lässt sich am Ausgang eine saubere Stufenspannung erzeugen.

Eine weitere Zusatzschaltung ist das Interpolationsfilter, welches im einfachsten Fall die Glättung der stufenartigen Ausgangsspannung zur Aufgabe hat. Diese Stufen besitzen ein sehr breites Spektrum mit relativ starken Stör-Oberwellen. Störend wirken die sich im Gegensatz zu den Steuer- und Regelanwendungen nicht so sehr bei Audioanwendungen aus.

7. Nichtlineare Digital-Analogkonverter

Diese Art von D/A-Wandler sind speziell für den Einsatz im Audiobereich entwickelt worden. Konventionelle D/A-Wandler mit konstanter Stufenhöhe sind keine idealen Wandler für den menschlichen Hörbereich mit seiner sehr hohen Dynamik. Die Dynamik des menschlichen Ohres liegt im Bereich von 12 - 14 Zehnerpotenzen.

Für leise Audio-Wiedergaben wird der Einfluss der Quantisierung (Stufenhöhe) sehr groß, d.h. die Stufenhöhe wird zunehmend zum Problem. Ideal wäre ein D/A-Wandler, der -ähnlich dem menschlichen Ohr- mit logarithmischem Kennlinien-Verlauf. Also keine absolute Auflösung, sondern eine konstante relative Auflösung. Damit ist es auch bei kleinen Lautstärken möglich, z.B. ein Sinussignal wieder originalgetreu zu reproduzieren.

Man realisiert dies mit einem Wandler in linear-logarithmischer Näherung, dessen Kennlinie dadurch gekennzeichnet ist, dass sie in einigen Bereichen linear, in anderen logarithmisch ist.

In der Abbildung sieht man Bereiche (hier Chords genannt) mit 32 Stufen und Bereiche mit 16 Stufen und halber Höhe.

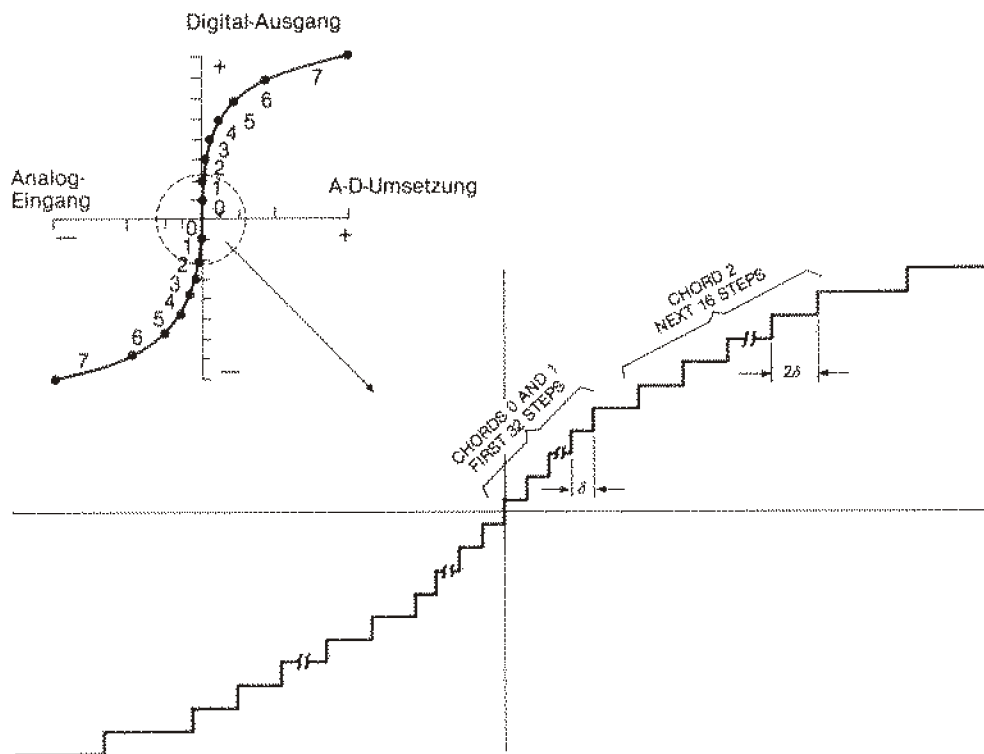


Abbildung D-17

Auf diese Weise kann man durch Aneinandersetzung dieser kleinen "Geradenstücke" näherungsweise eine konstante relative Auflösung erreichen.

Solche Wandler finden heutzutage bei modernen Telephonanwendungen ihr Haupteinsatzgebiet.

Leider ist die Situation bei CD-Aufnahmen so, dass dort nur normale lineare Wandler eingesetzt werden. Wünschenswert wären dort natürlich auch solche Wandler wegen dem damit erzielbaren höheren Dynamikbereich.

8. Reales Beispiel

Anhand eines realen Datenblatts eines kommerziell erhältlichen D/A-Wandlers soll dargestellt werden, wie schwierig es ist, die angegebenen Werte richtig zu interpretieren. Denn selbst wenn die Werte alle richtig angegeben sind, erscheinen sie auf den ersten Blick als ganz ordentlich.

Es handelt sich um einen 16-Bit D/A-Konverter:

SPECIFICATIONS

ELECTRICAL

All specifications at +25°C, and power supply voltage of ±5V unless otherwise noted.

PARAMETER	CONDITIONS	DAC56			UNITS
		MIN	TYP	MAX	
DIGITAL INPUT Resolution Digital Input Level: V_{IH} $V_{IL} - V_{IL} = +2.7V$ $V_{IH} - V_{IH} = +0.4V$ Input Clock Frequency		-2.4 0	16	+ V_{CC} +0.8 +1 -50	Bits V V μA μA MHz
ACCURACY Integral Linearity Error Differential Linearity Error Gain Error Bipolar Zero Error Monotonicity				+0.012 ±0.024 ±1.5 ±0.5 12	% of FSR ⁽¹⁾ % of FSR % of FSR % of FSR Bits
TEMPERATURE DRIFT Gain Drift Bipolar Zero Drift Linearity Drift Differential Linearity Drift	0°C to +70°C		±60 ±20		ppm of FSR/°C ppm of FSR/°C % of FSR % of FSR
POWER SUPPLY SENSITIVITY Gain Bipolar Zero	$\pm V_S = \pm V_I = \pm 5VDC$		+0.0045 ±0.0015		% of FSR/%V % of FSR/%V
SETTLING TIME Voltage Output 6V Step 1LSB Current Output 1mA Step	to ±0.006% of FSR		1.5 1		μS μS
ANALOG OUTPUT Voltage Output Configuration Bipolar Range Output Current Output Impedance Short Circuit Duration Current Output Configuration Bipolar Range Output Impedance	10 to 1000 Load 1k Ω Load ⁽²⁾		±3.0 0.1	±3.54	V mA Ω
WARMUP TIME			1		min
POWER SUPPLY REQUIREMENTS⁽⁴⁾ Supply Voltage V_S and $-V_S$ $-V_S$ and $-V_S$ Supply Drain (No Load) $+V$ ($+V_S$ and $-V_S = +5V$) $-V$ ($-V_S$ and $-V_S = -5V$) $+V$ ($+V_S$ and $-V_S = +12V$) $-V$ ($-V_S$ and $-V_S = -12V$) Power Dissipation V_S and $V_S = \pm 5V$ V_S and $V_S = \pm 12V$			+4.75 -4.75	+13.2 -13.2	V V
TEMPERATURE RANGE Specification Storage		0 -60		+17 -35	mA mA mA mW mW °C

NOTES: (1) Logic input levels are TTL/CMOS-compatible. (2) FSR means full-scale range and is equivalent to 6V (±3V) for DAC56 in the V_{ref} mode. (3) Measured with an active clamp to provide a low impedance for approximately 200ns. (4) All specifications assume $+V_S$ connected to $+V_{CC}$ and $-V_S$ connected to $-V_{CC}$. If supplies are connected separately, $-V_S$ must not be more negative than $-V_S$ to assure proper operation. No similar restriction applies to the value of $+V_S$ with respect to $+V_{CC}$.

**Monolithic 16-Bit Resolution
DIGITAL-TO-ANALOG CONVERTER**

FEATURES

- COMPLETE D/A CONVERTER: Internal Voltage Reference ±3V Output Operational Amplifier Pinout Allows I_{OUT} (±1.0mA) Option No external components required
- 0.012% LINEARITY ERROR MAX
- 12-BIT MONOTONICITY GUARANTEED OVER 0°C TO +70°C
- ±5V TO ±12V POWER SUPPLY
- SETTLING TIME: $V_{OUT} = 1.5\mu s$; $I_{OUT} = 350mA$
- SERIAL DATA INPUT: Binary Two's Complement
- 16-PIN PLASTIC DIP AND SOIC

APPLICATIONS

- PROCESS CONTROL
- ATE PIN ELECTRONICS LEVEL SETTING
- CLOSED-LOOP SERVO-CONTROL
- AUTO-CALIBRATION CIRCUIT FOR A/D BOARDS
- UP-GRADE REPLACEMENT FOR MULTIPLYING D/A
- X-Y PLOTTER
- DSP PROCESSOR BOARDS

DESCRIPTION

The DAC56 is a complete 16-bit monolithic D/A converter. Completely self-contained with a stable, low noise, internal zener voltage reference; high-speed current switches; a resistor ladder network; and a low noise output operational amplifier all on a single monolithic chip. The DAC56 operates over a wide power supply range from ±5V to ±12V.

Differential linearity error (DLE) is guaranteed to meet specifications without external adjustment. However, provisions for an externally adjustable circuit controlling the MSB error, the differential linearity error at bipolar zero, makes the DLE at BPZ essentially zero and provides for high system performance. The I/V amplifier stage includes an output current limiting circuit to protect both amplifier and load from excessive current. This assures the user of high system reliability.

A high-speed interface is capable of clocking in data at a rate of 10MHz max, and its interface logic contains a serial data clock (input), serial data (input) and latch-enable (input). Serial data is clocked MSB first into a 16-bit register and then latched into a 16-bit parallel register.

The DAC56 is packaged in a 16-pin plastic DIP and 16-pin SOIC.

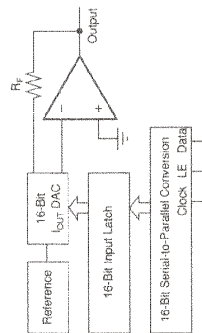


Abbildung D-18

Neben einigen allgemeinen Angaben sind hier auch die Fehler angegeben, die nun genauer unter die Lupe genommen werden sollen.

Die Werte im Datenblatt sind in Prozent oder in ppm angegeben. Um zu einer Bewertung zu kommen muss erst eine kleine Umrechnung durchgeführt werden:

für 16 Bit gilt: $1 \text{ Bit} = \frac{1}{65536} \approx 16 \text{ ppm}$. Ein idealer D/A-Konverter hat eine Genauigkeit von $\pm \frac{1}{2} \text{ Bit} = \pm 8 \text{ ppm}$. Alle Genauigkeitsgrößen müssen sich hiermit messen lassen.

a) *Integrale Linearität*

Die integrale Linearität (Integral Linearity Error) ist mit $\pm 0.012\%$ of FSR (**F**ull **S**cale **R**ange = Vollausschlag) angegeben. Dieser Wert sieht zwar klein aus, aber eine Umrechnung ergibt:

$\pm 0.012\% = \pm 120 \text{ ppm}$ entsprechend $\pm 8 \text{ LSB}$.

D.h. bis zu 8 LSB weicht die reale Kurve von der idealen Kennlinie ab, was als ziemlich heftig bezeichnet werden muss.

Wenn jetzt noch beachtet wird, dass dieser große Fehler lt. Datenblatt nur für eine Temperatur, nämlich bei $+25^\circ\text{C}$ und $\pm 5\text{V}$ Spannung gilt (s. Zeile ganz oben im Datenblatt), so kann man sich ja in etwa denken wie er für andere Temperaturen aussieht.

Fazit: Die integrale Linearität dieses Wandlers ist schlecht.

b) *Differentielle Linearität*

Die differentielle Linearität (Differential Linearity Error) ist mit $\pm 0.024\%$ of FSR angegeben. Dieser Wert sieht ebenfalls klein aus, aber die Umrechnung ergibt wieder:

$\pm 0.024\% = \pm 240 \text{ ppm}$ entsprechend $\pm 16 \text{ LSB}$.

D.h. bis zu 16 LSB weicht die reale Kurve von der idealen Kennlinie ab, was ebenfalls als ziemlich heftig bezeichnet werden muss.

Wenn jetzt noch beachtet wird, dass dieser große Fehler lt. Datenblatt nur für eine Temperatur, nämlich bei $+25^\circ\text{C}$ und $\pm 5\text{V}$ Spannung gilt (s. Zeile ganz oben im Datenblatt), so kann man sich ja in etwa denken wie er für andere Temperaturen aussieht.

Normalerweise hofft man, dass der differentielle Linearitätsfehler kleiner als der integrale Fehler ist. Hier ist der Fehler allerdings doppelt so groß.

Fazit: Die differentielle Linearität dieses Wandlers ist ebenfalls schlecht.

c) *Abgleichgenauigkeit*

Der Gain Error gibt an, wie hoch der Steigungsfehler wird, wenn der Wandler nicht abgeglichen wird. Dieser Fehler ist mit $\pm 1,5\%$ of FSR angegeben. Das entspricht:

$\pm 1.5\% = \pm 15000 \text{ ppm}$ entsprechend 1000 LSB .

Fazit: Ohne Individualabgleich dieses Wandlers ist er absolut nicht zu gebrauchen.

Der Nullpunkt (Bipolar Zero Error) ist mit $\pm 0.5\%$ of FSR angegeben. Das ergibt:

$\pm 0.5\% = 5000 \text{ ppm}$ entsprechend 300 LSB.

Fazit: Ohne Nullpunktgleich ist dieser Wandler ebenfalls absolut nicht zu gebrauchen.

d) *Monotonie*

Die Kennlinie wäre monoton, wenn die differentielle Linearität kleiner als $\pm \frac{1}{2}$ LSB wäre. Wir haben oben gesehen, dass das nicht der Fall ist. Im Datenblatt wird für die Monotonie (Monotonicity) der Wert 12 Bits (0°C - 70°C) angegeben. Dieser Wert soll andeuten, dass der Wandler für 12 Bit monoton wäre. Also sind eigentlich nur die ersten 12 Bit zu gebrauchen.

e) *Temperaturgang*

Hier ist dem Datenblatt zu entnehmen, dass selbst bei individuellem Abgleich des Wandlers die Probleme noch nicht aus der Welt sind: Für den Temperaturbereich 0°C - 70°C wird der Temperaturgang des Steigungsfehlers (Gain Drift) mit $\pm 60 \text{ ppm of FSR}/^\circ\text{C}$ angegeben. Wenn ein bei 25°C abgeglicher Wandler bei 70°C betrieben wird, so beträgt dieser Fehler 2700 ppm entsprechend 170 LSB.

Ähnliche katastrophale Fehler kann man dem Datenblatt für den Nullpunkts-, Linearitäts- und differentiellen Linearitäts-Temperaturgang entnehmen.

Alle oben genannten Fehlerangaben gelten nur bei idealer Spannungsversorgung. Sowohl der Steigungsfehler als auch der Nullpunkt verschieben sich drastisch, wenn die Spannungsversorgung schwankt. (s. Power Supply Sensitivity).

Die Settling Time (also die Einstellzeit) ist relativ kurz: Eine 6V Stufe stellt sich in $1,5 \mu\text{s}$ ein. Wenn allerdings nur eine Stufe von einem einzigen LSB gegangen wird, so ist die Einstellzeit nur unwesentlich kürzer: $1 \mu\text{s}$. Das liegt an folgender Tatsache: Wenn z.B. ein Übergang von 0111111111111111 zu 1000000000000000 gemacht wird, müssen 15 Schalter aus und ein Schalter eingeschaltet werden. Alle Spannungen müssen sich für diesen Fall einstellen.

Der Stromausgang ist typischerweise deutlich schneller (hier: 350ns).

An diesem kleinen realen Beispiel eines Wandlers (eines renommierten Herstellers) sieht man, dass viel Kenntnis dazugehört, ein Datenblatt richtig zu interpretieren.

III. A/D-WANDLER

1. Zeitverfahren

a) *Grundprinzip und Schaltung*

Das Grundprinzip beruht darauf, dass die Spannung in eine dazu proportionale Zeit umgesetzt wird. Diese Zeit kann dann sehr genau (und kostengünstig) mit hoher Auflösung gemessen werden.

Das Schaltbild sieht so aus:

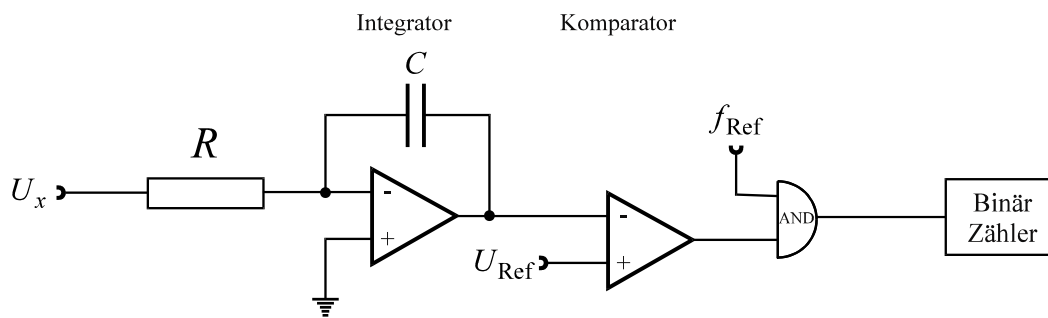


Abbildung D-19

Der erste Schaltungsteil ist ein Integrator. Wenn dort die unbekannte konstante Spannung U_x anliegt, wird an seinem Ausgang eine linear ansteigende rampenförmige Spannung ausgegeben. Es folgt ein zweiter Komparator, der diese Spannung mit einer Referenzspannung vergleicht. Das Ergebnis wird mit einer Referenzfrequenz AND-Verknüpft und dann mit einem Binärzähler gezählt.

Die Spannungsrampe hat je nach Wert der angelegten Spannung U_x verschiedene Steigungen. Sie steigt an, bis sie die Spannung von U_{Ref} erreicht. Diese Zeit ist die Messzeit T_{mess} . Innerhalb von T_{mess} werden die Pulse von f_{Ref} gezählt:

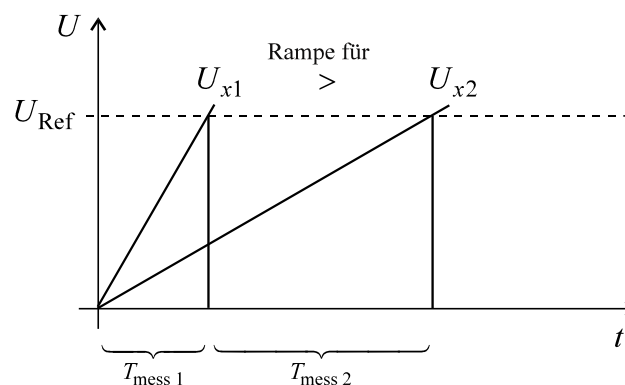


Abbildung D-20

b) Vorteile / Nachteile

Die Vorteile sind:

- Billig (Komparatoren kosten nicht viel).
- Die Auflösung ist beliebig. Eine Erhöhung kann z.B. ganz einfach durch Erhöhung der Referenzfrequenz erfolgen.
- Gute Linearität.
- Vollauschlagsskalierung.
- Man erhält eine Mittelwert-Anzeige.

Die Nachteile sind:

- Es ist ein inverses Verfahren, d.h. für die angezeigte Zahl n am Zähler gilt: $n \approx \frac{1}{U_x}$. Je größer U_x , desto kleiner wird n (s.a. Zeitdiagramm).
- Die Fehlerbeiträge hängen vom Widerstand, vom Kondensator, von der Referenzfrequenz, vom Spannungsoffset am OP-Verstärker und (wie immer) von der Temperatur ab.
- Die Messzeit ist eine Funktion der Spannung U_x .

2. Inverses Zeitverfahren

a) Grundprinzip und Schaltung

Das inverse Zeitverfahren versucht den Nachteil des Zeitverfahrens zu umgehen, dass der Zählerstand umgekehrt proportional zur Eingangsspannung ist.

Realisiert wird das im Grunde mit der gleichen Schaltung. Nur sind die Eingänge der unbekannten Spannung und der der Referenzspannung vertauscht:

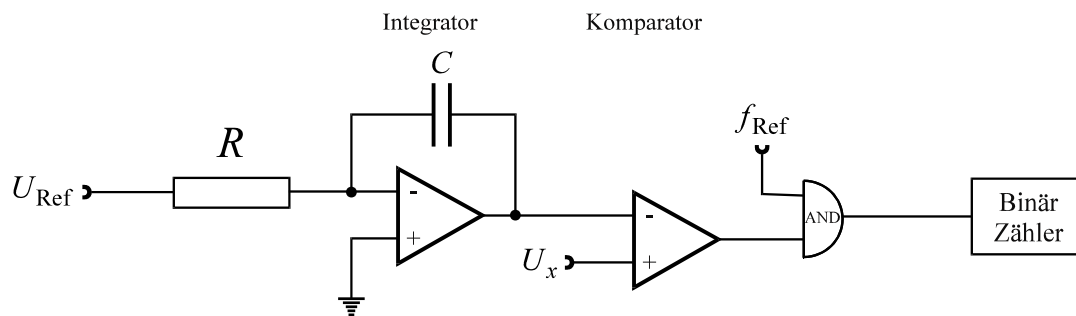


Abbildung D-21

Das Zeitdiagramm sieht hier etwas anders aus, da der Integrator durch die konstante Eingangsspannung immer eine Rampe mit konstanter Steigung produziert:

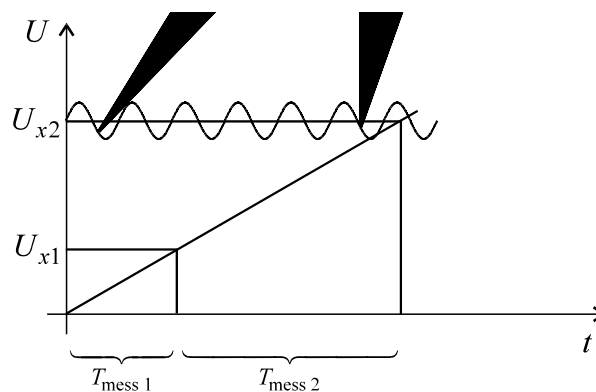


Abbildung D-22

b) Vorteile / Nachteile

Die Vorteile sind die gleichen wie bei dem Standard-Zeitverfahren bis auf die Mittelung. Wenn nämlich die Eingangsspannung nicht konstant ist (bei U_{x2} eingezeichnet), so wird der Komparator exakt dann durchgeschaltet wenn $U_{x2} = U_{\text{Ref}}$. Bei schnellem überlagerten Rauschen werden dadurch systematisch zu kurze Zeiten ausgemessen. Je größer die Rauschamplituden, desto größer der durchschnittliche systematische Fehler.

3. Zweirampenverfahren (Dual slope)

a) Schaltung

Die Schaltung ist ähnlich wie bei dem Zeitverfahren aufgebaut. In der Phase 1 wird ein automatischer Nullabgleich vorgenommen, um alle internen Offsetspannungen zu kompensieren. Der Betrag, der zur Kompensation der Fehlspannungen benötigt wird, wird in C_{offs} gespeichert. In der Phase 2 wird die unbekannte Spannung U_x über eine feste Zeit integriert.

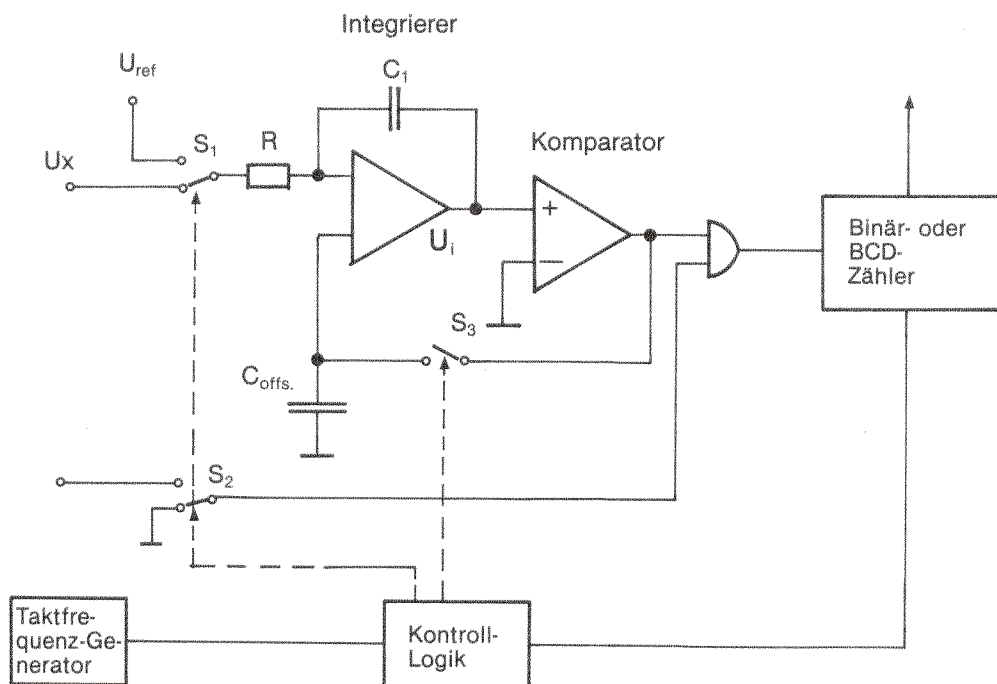


Abbildung D-23

Zu Beginn der Phase 3 wird der Schalter S_1 umgelegt, und die Referenzspannung U_{Ref} auf den Eingang des Integrierers geschaltet. Gleichzeitig wird über S_2 und dem Komparatorausgang der Zähler für die Taktimpulse freigegeben. Der Kondensator C_1 entlädt sich und die Spannung am Ausgang des Integrierers verringert sich. Erreicht die Ausgangsspannung die Schaltschwelle des Komparators, so kippt sein Ausgang und sperrt dadurch den Eingang des Zählers.

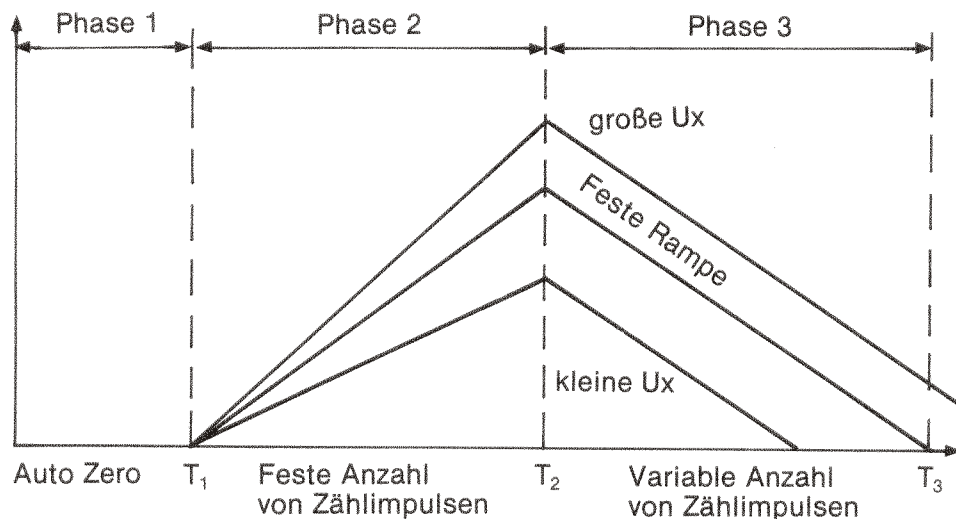


Abbildung D-24

Es gilt für die Ladezeit:

$$t_1 = T_2 - T_1 = N \cdot f_{\text{Ref}}$$

und für die Entladezeit:

$$t_2 = T_3 - T_2 = n_x \cdot f_{\text{Ref}} \approx U_x$$

Daraus folgt:

$$n_x = \frac{U_x}{U_{\text{Ref}}} \cdot N$$

Das wichtige an dieser Gleichung ist (wie so oft) das was nicht drin steht: Hier kommt die Referenzfrequenz, der Widerstandswert und der Kondensatorwert nicht vor, demnach ist das Ergebnis unabhängig von den absoluten Werten dieser Kenngrößen.

b) Vorteile / Nachteile

Die Vorteile sind:

- Unabhängigkeit von R, C und f_{Ref}
- Das Ausgangssignal ist proportional zum Eingangssignal (und nicht reziprok).
- Feste Messdauer.
- Feste Mittelungsdauer.
- Relativ billig.

Die Nachteile sind:

- Begrenzte Umsetzungsgeschwindigkeit.
- Begrenztes Auflösungsvermögen.

4. Spannungs/Frequenz-Wandler

A/D-Wandler, die nach dem Verfahren der Spannungs/Frequenz-Umsetzung arbeiten, geben an ihrem Ausgang eine serielle Impulsfolge ab, deren Frequenz proportional zur analogen Eingangsspannung ist.

Wieder wird die Spannung zunächst in einem Integrator integriert und gegen eine Referenzspannung verglichen. Der Ausgang des Komparators wird nun nicht direkt auf einen Zähler gegeben, sondern es wird durch diesen Schaltvorgang der Kondensator mit einer gewissen Ladung Q gespeist. Dieser Ladevorgang ändert natürlich die Spannung an dem Kondensator proportional zu ΔQ .

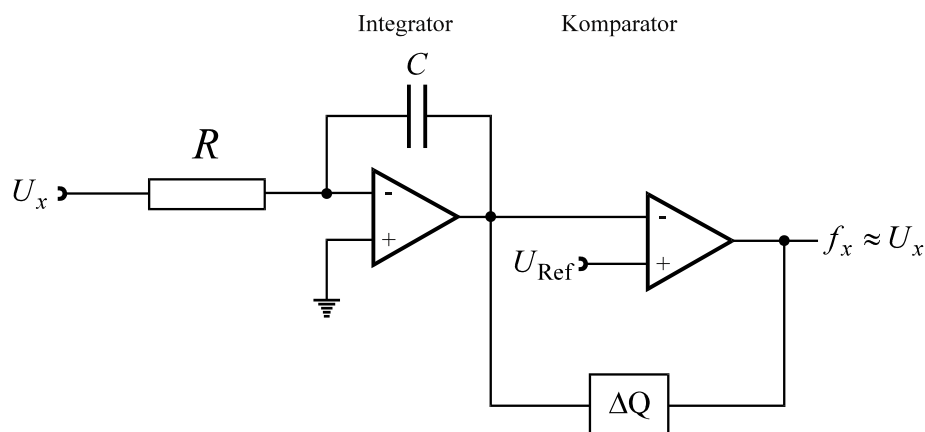


Abbildung D-25

Die Steigung der Geraden im Zeitdiagramm wird durch die analoge Eingangsspannung U_x bestimmt. Bei Erreichen der Referenzspannung wird die Ladung ΔQ entnommen. Der Ladevorgang wiederholt sich dann mit gleicher Steigung bis wieder U_{Ref} erreicht wird. Der Vorgang wiederholt sich nun und es entsteht eine sägezahnförmige Spannung:

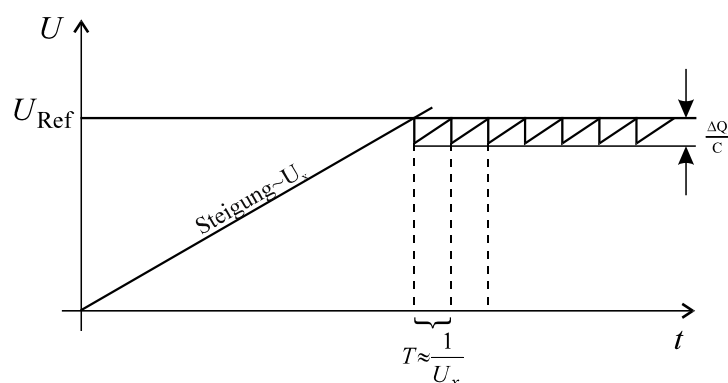


Abbildung D-26

Die Stufenhöhe der Sägespannung entspricht genau $\Delta Q/C$. Die Entladepulse werden nun ausgegeben und gezählt. Ist ΔQ klein, wird die Frequenz groß (s. Abbildung). Eine große analoge Eingangsspannung hat eine große Steigung der Geraden zur Folge. Damit sinkt aber auch die Periode zwischen zwei Entladepulsen. Damit ist die Frequenz proportional zur Eingangsspannung.

Es ist leicht nachvollziehbar, dass der Ausgangscode noch in eine brauchbare Form umgesetzt werden muss. Dies geschieht in zwei Schritten. Zunächst wird der Punkt bestimmt, bei dem der $1 \rightarrow 0$ Übergang stattfindet. In dem zweiten Schritt wird der 1 - aus 2^n -Code am Ausgang der AND-Gatter durch die sich anschließenden ODER-Gatter in einen Binär-Code umgesetzt. Dieser wird anschließend in dem Ausgangsregister gespeichert.

b) Vorteile / Nachteile

Die Vorteile sind:

- IC-Eignung.
- Extrem schnell.

Die Nachteile sind:

- Großer Aufwand.
- Eine endliche Eingangskapazität.
- Hoher Aufwand an Komparatoren ($2^n - 1$).

c) Zweistufige Verfahren

Beim zweistufigen Wandler wird das analoge Eingangssignal zunächst mit einem A/D-Wandler verarbeitet und dann sofort mit einem nachgeschalteten D/A-Wandler zurückgewandelt. Ein OP-Verstärker bildet die Differenz dieses jetzt wieder analoge Signal mit dem Eingangssignal.

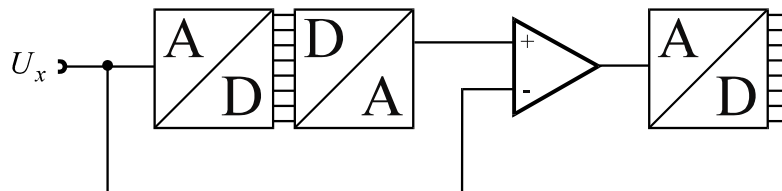


Abbildung D-28

Diese Differenz ist immer kleiner als 1 LSB. Diese Differenzspannung wird wieder auf einen A/D-Konverter gegeben der diese Differenz umwandelt.

Die benötigte Zeit dieses Kaskadenwandlers ist ungefähr dreimal so groß wie die Zeit für eine einzelne Stufe.

6. Verfahren mit Digital-Analog-Wandlern

a) Rampenverfahren

Dieses Verfahren hat eine gewisse Ähnlichkeit mit dem inversen Zeitverfahren. Die Rampe wird hier allerdings nicht durch einen Kondensator realisiert, sondern hier gibt ein digitaler Zähler steigende Zahlen an einen D/A-Wandler der daraus U_{ref} produziert.

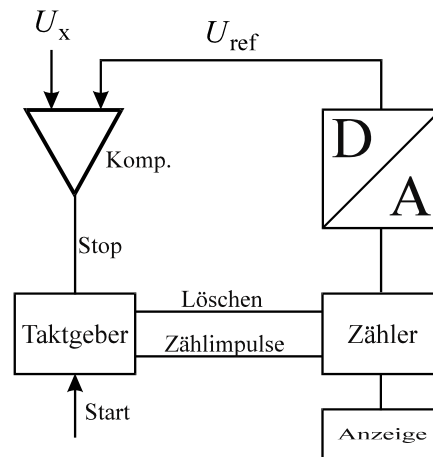


Abbildung D-29

Dieses U_{ref} wird dann (genau wie bei inversen Zeitverfahren) mit U_x verglichen. Wenn die beiden Spannungen gleich sind, wird der Taktgeber gestoppt und der letzte angezeigte Wert ist die gesuchte Spannung. Es gibt hier keine genauigkeitsbestimmenden Glieder mehr. Wenn eine neue Spannung gemessen werden soll, dann muss zuerst der Zähler gelöscht werden.

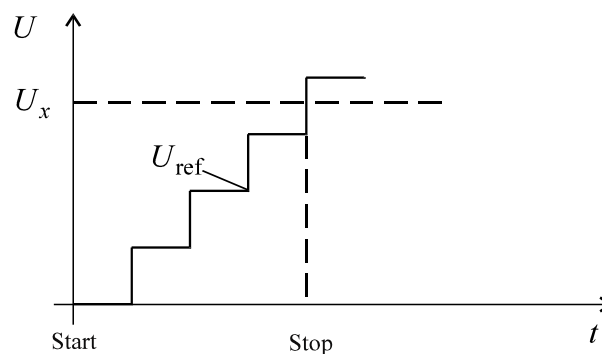


Abbildung D-30

Will man eine hohe Auflösung erzielen, so muss ein D/A-Wandler mit hoher Auflösung eingesetzt werden.

b) Nachlaufwandler

Eine Verbesserung ist der Nachlauf- oder Folgewandler, bei dem der Zähler nicht zurückgesetzt wird wenn eine neue Spannung gemessen werden soll, sondern der Komparator wird immer "laufen" gelassen.

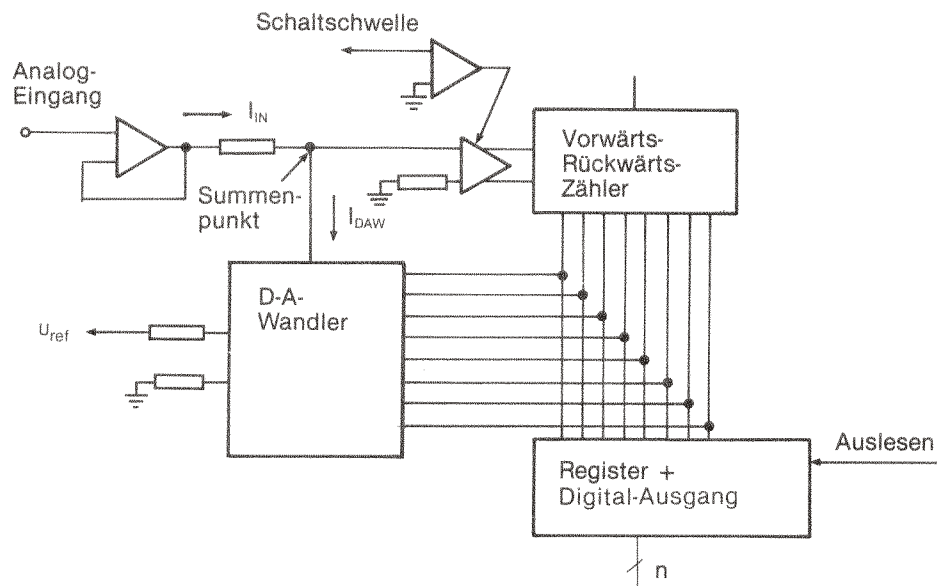


Abbildung D-31

Der Vorwärts-Rückwärts-Zähler folgt - gesteuert durch den Komparator - den Änderungen der Eingangsspannung und mit ihm die Ausgangsspannung des D/A-Wandlers, so dass sich diese Spannung mit einer gewissen Verzögerung stets in Höhe der umzusetzenden Eingangsspannung befindet:

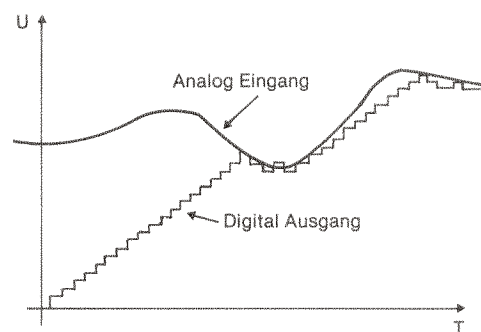


Abbildung D-32

Über ein Ausgangsregister wird das Ergebnis kontinuierlich ausgelesen. Der Wandler ist beschränkt auf die maximale Änderungsgeschwindigkeit des Signals (s.Diagramm). Ist diese größer, kann er nicht so schnell folgen.

c) *Wägeverfahren (successive approximation)*

Bei dieser Methode wird versucht, durch eine stufenweise Annäherung mittels einer Entscheidungslogik schneller zur gesuchten Eingangsspannung zu kommen. Die Entscheidungslogik für eine Umsetzung mit 3 Bit Auflösung hat folgendes Ablaufschema:

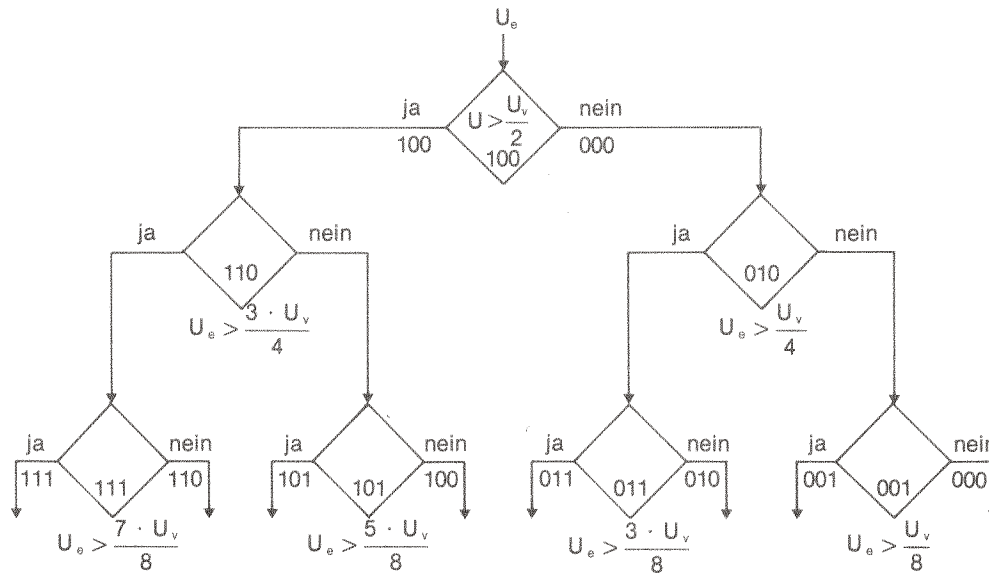


Abbildung D-33

Dieser Vorgang wird in analoger Form auch bei der Gewichtsbestimmung mit Hilfe einer Pendelwaage und binär gestuften Messgewichten ausgeführt. Daher auch die Bezeichnung als Wägeverfahren. Das nächste Bild zeigt die schaltungstechnische Umsetzung:

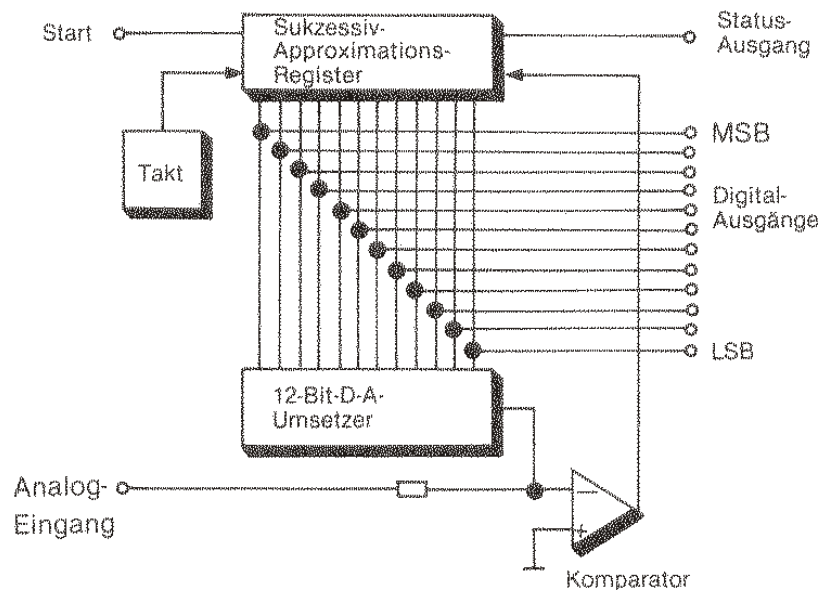


Abbildung D-34

Die nächste Abbildung zeigt die Umsetzung einer Analog-Spannung in das Digitalwort 01000101:

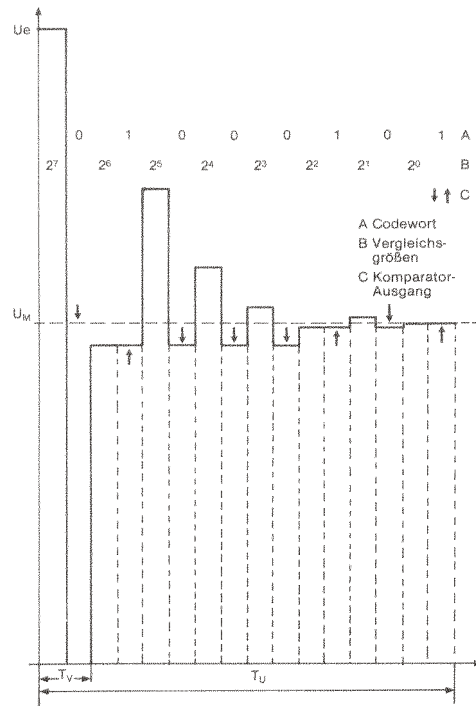


Abbildung D-35

Beginnend mit dem MSB bis herunter zum LSB wird die Wandlung Stück für Stück durchgeführt. Die Ergebnisse werden seriell ausgegeben. Das Zeitdiagramm einer 12-Bit A/D-Umsetzung sieht so aus:

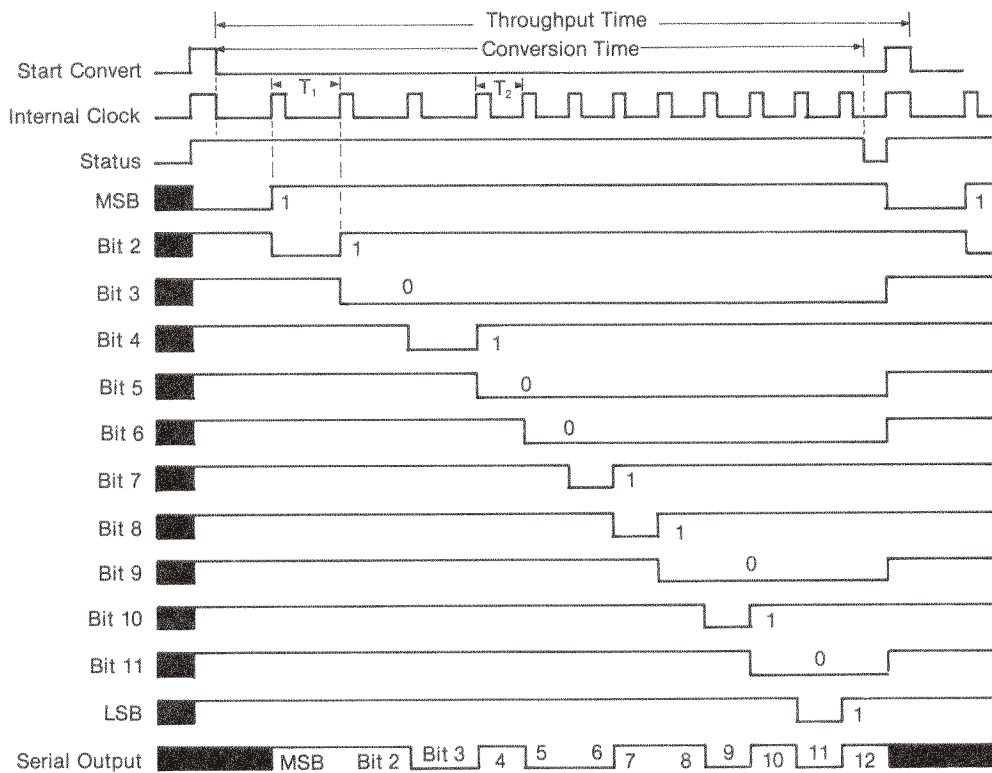


Abbildung D-36

Die Konversionszeit dieses Wandlers ist etwa $2L$ -mal so lang wie der D/A-Wandler als Konversionszeit braucht.

Der Nachteil ist, dass die Eingangsspannung während der Wandlungszeit konstant sein muss. Das ist auch der Grund, warum dieses Verfahren für stark verrauschte Signale nicht so geeignet ist.

7. Wandler-Fehler

a) Offset und Verstärkung

Der Offsetfehler ist definiert als die Abweichung der tatsächlichen von der idealen Übertragungsfunktion im Nullpunkt der analogen Eingangsspannung.

Der Verstärkungsfehler ist die Abweichung der tatsächlichen Übertragungsfunktion von der idealen, unter Ausschluss des Offsetfehlers. Verstärkungsfehler beeinflussen ebensowenig die relative Genauigkeit eines A/D-Wandlers wie der Offsetfehler (s.a. Offset-Fehler bei D/A-Wandler)

b) Nichtlinearität (integral und differentiell)

Auch diese Fehler sind spiegelbildlich die gleichen wie beim D/A-Wandler. Für eine differentielle Nichtlinearität größer 1 LSB wird ein Code am Ausgang fehlen. Man spricht in diesem Fall auch von *missing code*.

Für eine differentielle Nichtlinearität größer 2 LSB entsteht ein Monotoniefehler (im Gegensatz zum D/A-Wandler, wo der Monotoniefehler schon bei einer differentiellen Nichtlinearität größer 1 LSB auftaucht).

c) dynamische Fehler (sample/hold)

Zur Erklärung dieses Fehler soll ein A/D-Wandler ohne Sample-and-Hold-Kreis mit einer Umsetzzeit von $50\mu\text{s}$ betrachtet werden. Die Eingangsgröße soll sich während dieser Umsetzzeit um weniger als $\frac{1}{2}$ LSB ändern. Das bedeutet eine Begrenzung der Änderungsgeschwindigkeit des Signals. Nehmen wir eine sinusförmige Spannung U , so gilt:

$$U = U_{\max} \cdot \sin \omega t$$

die Änderungsgeschwindigkeit dieses Signals ist:

$$\frac{dU}{dt} = U_{\max} \cdot \omega \cdot \cos \omega t$$

und die maximale Steigung:

$$\left. \frac{dU}{dt} \right|_{\max} = U_{\max} \cdot \omega$$

die Steigung darf höchstens $\frac{1}{2}$ LSB sein, also

$$\left. \frac{dU}{dt} \right|_{\max} = \frac{1}{2} \cdot \frac{U_{\max}}{2^L}$$

und daraus folgt:

$$f_{\max} = 0,4 \text{ Hz}.$$

Das ist die maximal mögliche Eingangsfrequenz. Die folgende Abbildung zeigt in einem Nomogramm den Zusammenhang zwischen der Umsetzzeit und Auflösung:

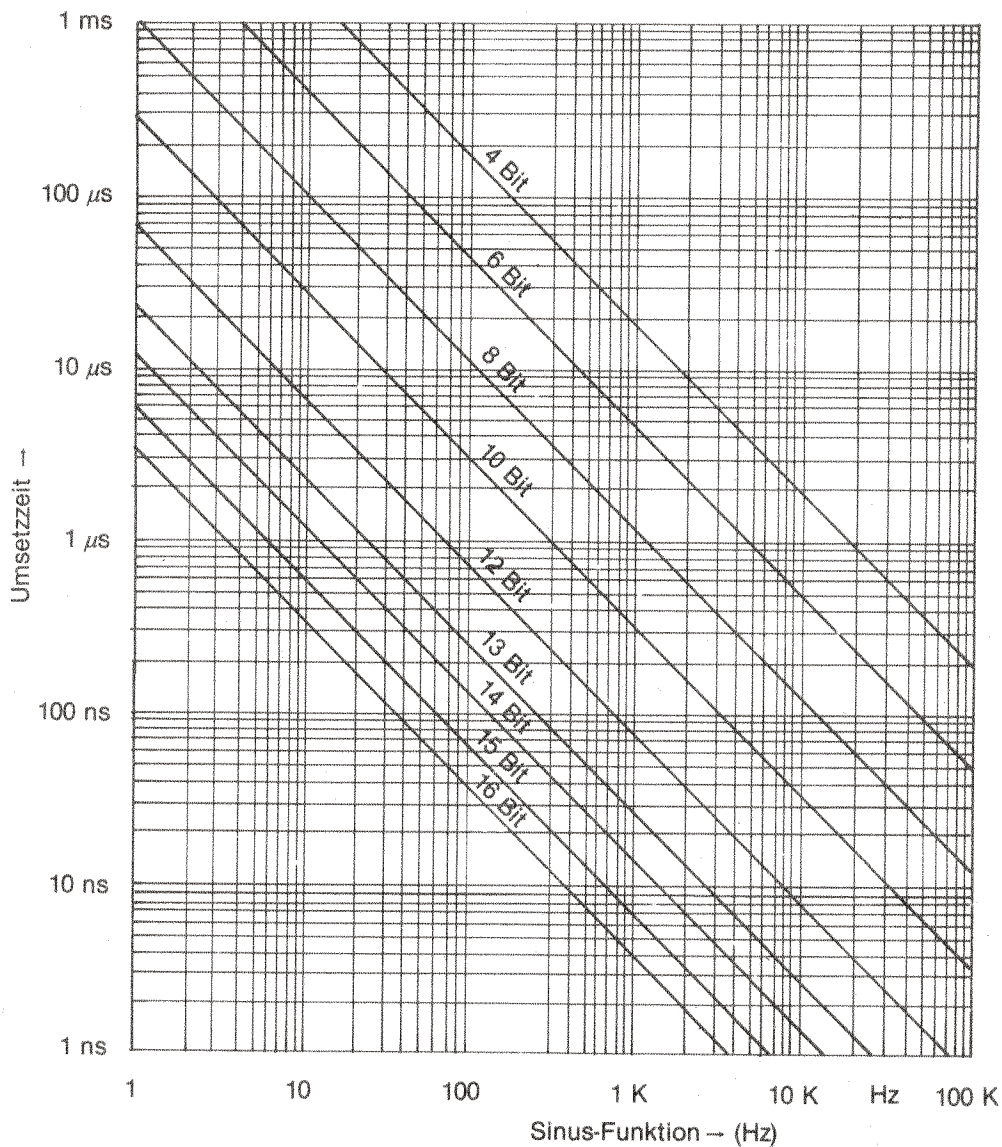


Abbildung D-37

Aus diesem Nomogramm ist zu ersehen, dass man entweder sehr schnelle Umsetzzeiten braucht oder nur Signale mit sehr niedrigen Frequenzen verarbeiten kann.

d) Verhalten bei überlagerten Wechselspannungen (NM)

Hier soll das Verhalten eines mittelnden A/D-Wandlers bei Überlagerung einer Wechselspannung betrachtet werden. Gegeben sei ein sinusförmiges Testsignal, welches zu dem Zeitpunkt t_x gewandelt werden soll. Die Integrationszeit des Wandlers beträgt τ :

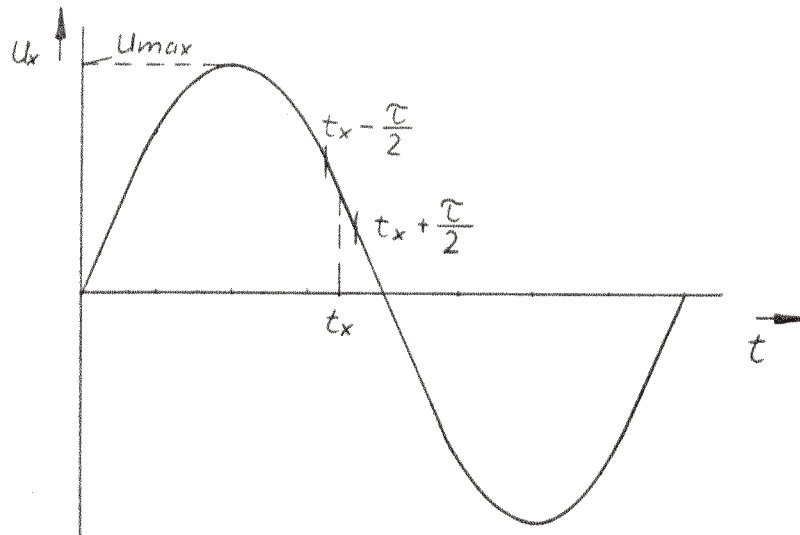


Abbildung D-38

Wir beginnen zu integrieren bei $t_x - \frac{\tau}{2}$ und integrieren bis $t_x + \frac{\tau}{2}$. Der Fehler F ist:

$$F = U_{\max} \cdot \frac{1}{\tau} \cdot \int_{t_x - \frac{\tau}{2}}^{t_x + \frac{\tau}{2}} \sin \omega t dt - U_{\max} \sin \omega t$$

$$= \frac{U_{\max}}{\tau \cdot \omega} \left(\cos \omega \left(t + \frac{\tau}{2} \right) + \cos \omega \left(t - \frac{\tau}{2} \right) - \omega \tau \cdot \sin \omega t \right)$$

Umrechnen mit Hilfe von Additionstheoremen ergibt:

$$= \frac{U_{\max}}{\omega} \left(\sin \omega \tau \cdot \sin \left(-\frac{1}{2} \omega \tau \right) - \omega \tau \cdot \sin \omega t \right)$$

$$F = U_{\max} \cdot \sin \omega t \cdot \left(-\frac{\sin \left(\frac{\omega \tau}{2} \right)}{\frac{\omega \tau}{2}} - 1 \right)$$

Es werden nun zwei Fälle betrachtet. Zunächst der Fall, dass der Wandler eine gegenüber der Periode kleine Wandlungszeit τ besitzt: $\tau \ll T = \frac{1}{f}$. Damit kann obige Gleichung in eine Taylorreihe entwickelt werden.

Mit $\frac{\sin x}{x} \approx 1 - \frac{1}{6}x^2 \dots$ folgt

$$F = U_{\max} \cdot \sin \omega t \cdot \left(\frac{1}{6} \cdot \frac{\omega^2 \tau^2}{4} \dots - 1 \right)$$

$$= -\frac{1}{24} \omega^2 \cdot \tau^2 \cdot \sin \omega t \cdot U_{\max}$$

und der Maximalfehler: $|F_{\max}| = \frac{1}{24} \omega^2 \tau^2 \cdot U_{\max}$

Der relative Fehler soll wieder nicht größer als $\frac{1}{2}$ LSB sein:

$$|F_{\max}|_{\text{relativ}} = \frac{\omega^2 \cdot \tau^2}{24} = \frac{1}{2^{L+1}} = \frac{1}{2} \cdot \frac{1}{2^L}$$

Für das gleiche Beispiel von oben ($f=0,4\text{Hz}$ und $L=12$) errechnet sich

$$\tau = 22\text{ms}$$

Der große Vorteil eines integrierenden Wandlers ist, dass er bei gleicher Signalfrequenz den gleichen Fehler macht, obwohl er viel länger misst.

Der zweite Fall betrachtet die Situation, wenn die Wandlungszeit viel größer als eine Periode ist: $\tau \gg T = \frac{1}{f}$. I.a. ist das Problem, dass einer Gleichspannung eine Wechselspannung überlagert ist:

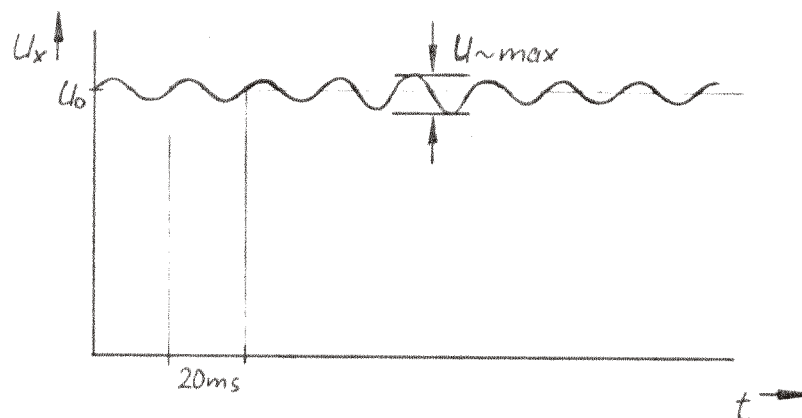


Abbildung D-39

Symbolisch stellt man so eine Situation als Ersatzschaltbild dar, indem man einer Gleichspannungsquelle eine Wechselspannungsquelle in Serie schaltet:

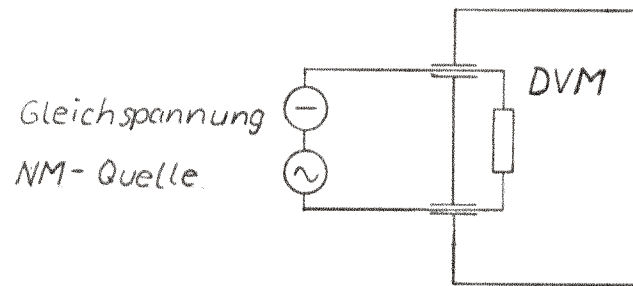


Abbildung D-40

An dem DVM (Digital-Volt-Meter) liegen beide Spannungen an. Idealerweise soll die Gleichspannung angezeigt und die Wechselspannung "weggemittelt" werden.

Man definiert hier das NMRR (**N**ormal **M**ode **R**ejection **R**atio). Normal Mode kennzeichnet eine Wechselspannungsstörung, die in Serie als ununterscheidbare Spannung am Voltmeter anliegt. Das Verhältnis (Ratio) gibt an, wie gut er die Wechselspannungsstörung zurückweisen kann:

$$\text{NMRR} = \frac{\frac{1}{2}\omega\tau}{\sin(\frac{1}{2}\omega\tau)} \equiv \frac{\text{Anzeige } U_0}{\text{Anzeige } U_{\approx}}$$

NMRR ist frequenzabhängig. Ideal wäre ein $\text{NMRR} = \infty$. Üblicherweise wird das NMRR in [db] angegeben, weil man damit große Zahlenbereiche besser darstellen kann.

Das NMRR ist frequenzabhängig und hängt darüber hinaus von den spezifischen Eigenschaften des Messgerätes ab. Aufgetragen im logarithmischen Maßstab sieht die Charakteristik folgendermaßen aus:

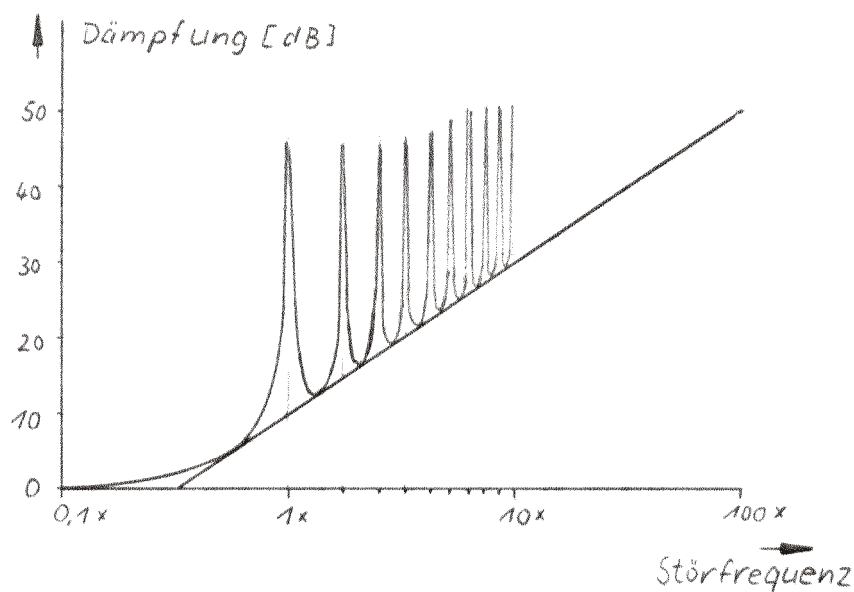


Abbildung D-41

Die Störfrequenzen sind angegeben in Vielfachen der reziproken Integrationszeit. Wenn die Integrationszeit exakt gleich der Periode der Störfrequenz ist, dann ist der Mittelwert über den Sinus gleich Null. Das gilt nicht nur bei dieser Frequenz sondern auch bei allen Oberwellen. D.h. bei ganzzahligen Verhältnissen entsteht immer ein Peak (s.Abb.). Eine beliebige Störfrequenz, die in etwa proportional zu der Integrationszeit ist braucht nicht sinusförmig zu sein. In der Praxis wird als Störfrequenz oft die Netzfrequenz genommen, weil dann auch alle Oberwellen, die durch irgendwelche Verbraucher erzeugt werden, unterdrückt werden.

Bei integrierenden Digital-Voltmetern wird man also immer Integrationszeiten wählen, die ein ganzzahliges Vielfaches von der Netzfrequenz-Periode und dabei nie kürzer als eine Netzfrequenz-Periode sind.

Leider liefert das elektrische Netz aus vielerlei Gründen nicht immer exakt 50 Hz. Diese Frequenz wird immer nur "integral" eingehalten (z.B. als Durchschnitt über 24 Stunden, damit die netztaktgesteuerten Uhren richtig laufen). Eine beliebig herausgegriffene Periode kann dagegen durchaus etwas kürzer oder etwas länger als 20 ms sein.

Das ist der Grund, warum in der Abbildung die Peaks nur endlich hoch sind.

IV. ANWENDUNGEN

1. Bauelemente

a) D/A

D/A-Konverter werden üblicherweise in R-2R-Technologie gebaut. Heutzutage werden aber auch zum Teil ganz andere (hier nicht weiter diskutierte) Verfahren eingesetzt. Einen kleinen Überblick über die erzielten Schnelligkeiten und Auflösungen liefert folgende Übersicht.

5 ns Umsetzzeit für 8 Bit Wandler / Current.

0,8 μ s Umsetzzeit für 8 Bit Wandler /Voltage.

die hochauflösenden Wandler stellen das andere Extrem dar:

18 Bit Wandler haben ein Umsetzzeit von ca. 40 μ s / Voltage.

20 Bit Wandler werden hauptsächlich für Audioanwendungen eingesetzt.

b) A/D

Bei den A/D-Wandlern gibt es verglichen mit den D/A-Wandlern eine größere Vielfalt von Produkten. Auch hier wieder eine kleine Übersicht:

8 Bit Flash - Wandler mit 300 MSPS (**m**ega **s**amples **p**er **s**econd) für Videoanwendungen

8 Bit successive approximation- Wandler mit 1 μ s Wandlungszeit.

Die hochauflösenden Systeme:

16 Bit successive approximation- Wandler mit 10 μ s Wandlungszeit.

18-24 Bit integrierende Wandler mit 1 - 50ms Wandlerzeit.

c) Entscheidungskriterien

Aus der Vielzahl von Wandlern ist es natürlich nötig, gewisse Kriterien zu bestimmen, nach denen der gewünschte Wandler ausgewählt wird. Einige typische Kriterien zeigt die folgende Liste:

- Preis
- Bitzahl
- Geschwindigkeit
- Ausgang (Spannung / Strom)
- Betriebsspannung
- Strombedarf (insbes. bei Batteriebetrieb)
- Integrierte Komponenten (z.B. Referenzspannung, Sample and Hold Kreis usw)
- Schnittstellen
- Temperaturbereich
- Gehäuse bzw. Baugröße

2. PC-Messtechnik

Hier werden zwei Systeme eingesetzt. Zum einen sind da die Einschubkarten, die oft kombiniert sind mit Eingangsmessstellen-Umschalter (1-,2-,3- oder 4-polig). Diese Karten sind oft programmierbar.

Das andere System ist die externe PC-Messtechnik, die über serielle oder parallele Schnittstellen mit dem Rechner verbunden ist. Diese Systeme haben gegenüber den Einschubkarten den Vorteil, das auch kleine Signale (1V mit 16 Bit Auflösung bedeutet $15 \mu\text{V}$ pro LSB) ohne die störenden Einflüsse der internen PC-Technik zu messen sind.

3. Kompletogeräte

Solche Geräte (z.B. Digitalvoltmeter) werden i.A. durch die Anzahl der angezeigten Stellen charakterisiert. Typischerweise werden heute Geräte angeboten, die zwischen 3 und 8 Stellen anzeigen.

Der (umschaltbare) Messbereich liegt zwischen mV und mehreren 100V.

Ein weiteres Charakteristikum solcher Geräte sind die Anzahl und die Art der zur Verfügung stehenden Schnittstellen wie z.B. IEC-Bus-, USB- oder Serielle Schnittstellen.

a) Genauigkeitsdaten

Anhand eines Datenblattes eines (recht ordentlichen) realen Digital-Voltmeters sollen hier einige Daten näher betrachtet werden:

Technische Daten Modell 199

GLEICHSPANNUNG (5 1/2 Stellen)

Bereich	Auf- Lösung	Eingangs- Widerstand	Fehlergrenzen ¹⁾ ± (% vom Meßwert + Digit)		
			24 h ²⁾ 23° ± 1°C	90 Tage 18° - 28°C	1 Jahr 18° - 28°C
300 mV	1 µV	>1 GΩ	0,004 + 3 ³⁾	0,009 + 3 ³⁾	0,012 + 3 ³⁾
3 V	10 µV	>1 GΩ	0,003 + 2	0,006 + 2	0,007 + 2
30 V	100 µV	11 MΩ	0,004 + 2	0,008 + 2	0,009 + 2
300 V	1 mV	10 MΩ	0,004 + 2	0,008 + 2	0,009 + 2

1) Bei 4 1/2stelliger Darstellung ist der Digit-Fehler 5 (ausgenommen 15 im 300 mV-Bereich).
 2) Relativ zum Kalibrierungs-Standard.
 3) Bei guter Nullung.

Gleichtaktunterdrückung: >120 dB bei Gleichstrom, 50 oder 60 Hz (± 0,05%) mit 1 kΩ in jedem Kabel.
Serienspannungsunterdrückung: >60 dB bei 50 Hz und 60 Hz (± 0,05%).
Maximal erlaubte Eingangsspannung: 300 V_{eff} oder 425 V Spitze.

WIDERSTAND (5 1/2 Stellen)

Bereich	Auf- Lösung	Nenn- Meßstrom	Fehlergrenzen ¹⁾ ± (% vom Meßwert + Digit)		
			24 h ²⁾ 23° ± 1°C	90 Tage 18° - 28°C	1 Jahr 18° - 28°C
300 Ω ²⁾	1 mΩ	1,7 mA	0,005 + 4 ³⁾	0,009 + 4 ³⁾	0,012 + 4 ³⁾
3 kΩ ²⁾	10 mΩ	1,7 mA	0,004 + 2	0,008 + 3	0,009 + 3
30 kΩ ²⁾	100 mΩ	160 µA	0,004 + 2	0,008 + 3	0,009 + 3
300 kΩ ²⁾	1 Ω	50 µA	0,014 + 2	0,024 + 3	0,026 + 3
3 MΩ	10 Ω	5 µA	0,02 + 2	0,03 + 3	0,03 + 3
30 MΩ	100 Ω	0,5 µA	0,1 + 5	0,12 + 5	0,12 + 5
300 MΩ	1 kΩ	0,5 µA	2,0 + 5	2,0 + 5	2,0 + 5

1) Bei 4 1/2stelliger Darstellung ist der Digit-Fehler 5 (ausgenommen 15 im 300 Ω-Bereich).
 2) Genauigkeit bei 4-Leiter-Messung, 300 Ω- bis 30 kΩ-Bereiche.
 3) Bei Nullung.
 4) Relativ zum Kalibrations-Standard.

Konfiguration: automatisch 2- oder 4-Leiter-Messung.
Maximal erlaubte Eingangsspannung: 300 V_{eff} oder 425 V_s.
Leerlaufspannung: < 5,5 V.

WECHSELSPANNUNG (5 1/2 Stellen, echt effektiv)

Bereich	Auf- Lösung	Fehlergrenzen ¹⁾ ± (% vom Meßwert + Digit), 1 Jahr, 18° - 28°C			
		20 Hz - 50 Hz ²⁾	50 Hz - 200 Hz ²⁾	200 Hz - 20 kHz ²⁾	20 kHz - 100 kHz ²⁾
300 mV	1 µV	2 + 100	0,35 + 100	0,15 + 100	2,0 + 300
3 V	10 µV	2 + 100	0,35 + 100	0,15 + 100	1,5 + 300
30 V	100 µV	2 + 100	0,35 + 100	0,15 + 100	1,5 + 300
300 V	1 mV	2 + 100	0,35 + 100	0,15 + 100	1,5 + 300

1) Bei 4 1/2stelliger Darstellung Digit-Fehler durch 10 teilen. Die Spezifikationen für 4 1/2stellige Darstellung gelten für Frequenzen >200 Hz.
 2) Für Sinusspannung >2000 Digit.
 3) Für Sinusspannung >20000 Digit.

Angezeigter Wert: echt effektiv TRMS, wechsellspannungsgekoppelt.
Crest-Faktor (Verhältnis von Spitze zu effektiv): Bis zu 3:1 zugelassen.
Nicht-Sinusförmige Eingangssignale: (>20000 Digit).
 Bei gleichgerichteter Sinusspannung 0,3% vom Meßwert zu den Spezifikationen für Frequenzen <20 kHz addieren.
 Bei pulsformigen Signalen 0,3% vom Meßwert bei Frequenzen <1 kHz oder 3,5% bei Frequenzen <10 kHz addieren.
Eingangsimpedanz: 1MΩ // <100 pF
Maximal erlaubte Eingangsspannung: 300 V_{eff} oder 425 V_s, 10⁷ V · Hz.
Gleichtaktunterdrückung: >60 dB bei 50 Hz oder 60 Hz (± 0,05%) mit 1 kΩ in jeder Meßleitung.
Einstellzeit: Nach 1 Sekunde steht die Anzeige mit 0,1% Genauigkeit.
dB (Ref. = 1 V): Fehlergrenzen ± dB 1 Jahr, 18° - 28°C

Eingangssignal	20 Hz - 20 kHz	20 kHz - 100 kHz	Auflösung
-34 bis +49 dB (20 mV bis 300 V)	0,2	0,4	0,01 dB
-54 bis -34 dB (2 mV bis 20 mV)	1,1	-	0,01 dB

GLEICHSTROM (5 1/2 Stellen)

Bereich	Auf- Lösung	Maximale Spannungs- bürde	Fehlergrenzen ¹⁾ ± (% vom Meßwert + Digit)
			1 Jahr, 18° - 28°C
30 mA	100 nA	0,4 V	0,05 + 15
3 A	10 µA	2 V	0,1 + 15

1) Bei 4 1/2stelliger Darstellung ist der Digit-Fehler 20.
Maximal erlaubter Eingangsstrom: 3 A. Geschützt mit von der Front zugänglicher 3 A/250V-Sicherung.

WECHSELSTROM (5 1/2 Stellen, echt effektiv)

Bereich	Auf- lösung	Fehlergrenzen ¹⁾ ± (% vom Meßwert + Digit) 1 Jahr, 18° - 28°C		Maximale Spannungs- bürde
		20 Hz - 45 Hz	45 Hz - 10 kHz	
30 mA	100 nA	2 + 100	0,6 + 100	0,4 V
3 A	10 µA	2 + 100	0,6 + 100	2 V

1) Eingangssignale >2000 Digit. Bei 4 1/2stelliger Darstellung Digit-Fehler durch 10 teilen. Die Spezifikationen gelten für Frequenzen >200 Hz.

Angezeigter Wert: echt effektiv TRMS, wechsellstromgekoppelt.
Crest-Faktor (Verhältnis von Spitze zu Effektivwert): Bis zu 3:1 bei 3/4 vom Bereichs-Endwert zugelassen.
Nicht-Sinusförmige Eingangsströme: Spezifizierte Fehlergrenzen für Frequenzen <1 kHz.
Maximal erlaubter Eingangsstrom: 3 A. Geschützt mit von der Front zugänglicher 3 A/250V-Sicherung.
Einstellzeit: Nach 1 Sekunde steht die Anzeige mit 0,1% Genauigkeit.
dB (Ref = 1 mA): Fehlergrenzen dB 1 Jahr, 18° - 28°C

Eingangssignal	Auflösung	20 Hz - 10 kHz
-14 bis +69 dB (200 µA bis 3 A)	0,01 dB	0,6

Abbildung D-42

Dieses Gerät hat eine Anzeige mit 5 1/2 Stellen. Für jede Funktion (Gleichspannung, Wechselspannung, Gleichstrom, Wechselstrom) werden Spezifikationen angegeben. Wir wollen uns hier ausschließlich auf die Spannungsmessung konzentrieren.

Das Gerät hat vier Messbereiche: Vollausschlag 300V, 30V, 3V, 3mV. Dementsprechend liegt die Auflösung zwischen 1 mV und 1 µV. Der Eingangswiderstand ist bei kleinem Messbereich groß und wird kleiner bei größeren Messbereichen.

Die Fehlergrenzen sind in drei verschiedenen Arten aufgegliedert. Die erste Sorte gibt den Fehler (am Tag nach der Auslieferung) innerhalb 24h nach Kalibration bei 23°C an. Bezogen wird der Fehler nicht auf den absoluten (PTB) Standard, sondern auf den firmeneigenen Kalibrierungs-Standard.

Etwas realistischer und damit aussagekräftiger ist die zweite Fehlerangabe nach 90 Tagen und bei größerem Temperaturbereich von 18°C - 28°C . Noch realistischer ist die dritte Angabe für 1 Jahr.

Man sieht, dass alle Fehler einen recht kleinen Wert annehmen.

Die Serienstörspannungsunterdrückung ist größer als 60 dB bei 50 Hz und 60 Hz. Hier wurde also eine Integrationsdauer gewählt, die sowohl eine gute Unterdrückung bei 50 Hz wie auch bei 60 Hz hat.

V. SYSTEM- UND ANWENDUNGSFEHLER

In diesem Kapitel werden Fehler betrachtet, für die der Hersteller der Geräte nur bedingt Verantwortlich ist. Hier ist der Anwender gefordert, diese Fehler zu minimieren.

1. Statischer Innenwiderstand (Bürde)

Für sehr genaue Messungen kann der Eingangswiderstand eines Voltmeters sehr wohl von Bedeutung sein. Das oben vorgestellte Voltmeter hat z.B. einen Eingangswiderstand von 10 MOhm im 300 V - Bereich. Wird damit eine Spannungsquelle mit einem Innenwiderstand von 1 kOhm gemessen, so kann der Fehler schon in Größenordnung 10^{-3} liegen.

2. Gleichtaktfehler

a) Statische Gleichtaktfehler

Elektrische Spannungen werden als Potentialdifferenzen definiert. Ein Voltmeter hat daher zwei Eingänge, zwischen denen diese Potentialdifferenz gemessen wird:

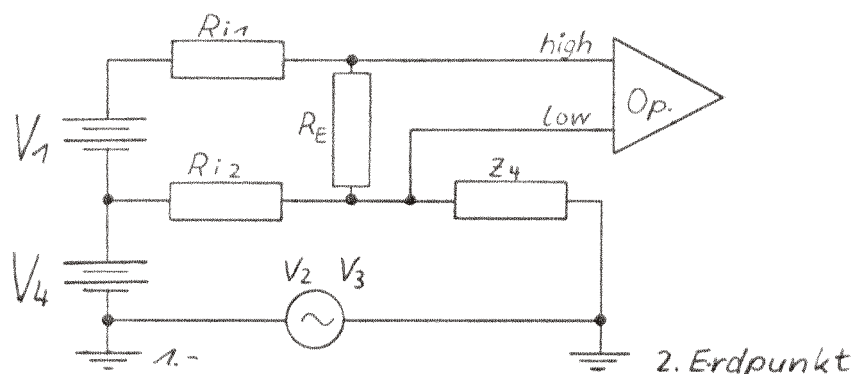


Abbildung D-43

V_1 sei die unbekannte zu messende Spannung. Die Spannungsquelle hat einen Innenwiderstand, der in dieser Abbildung aufgeteilt in R_{i1} und R_{i2} . Der Eingangswiderstand ist R_E . Das Verhältnis von Eingangswiderstand zu der Summe der Innenwiderstände ist die statische Bürde. Danach ist der Eingang mit dem Operationsverstärker gezeichnet. Bezogen auf das Erdpotential (absolute Masse) existiert üblicherweise noch eine Spannung V_4 . Falls die eingezeichnete Impedanz (Isolationswiderstand) Z_4 nicht unendlich ist, gibt es einen möglichen Strom-

pfad der durch die Erdschleife geht. Die Höhe des Stroms wird stark durch Z_4 bestimmt. Der dadurch erzeugte Spannungsabfall ist in Serie zur Messspannung geschaltet und spiegelt eine falsche Eingangsspannung vor. Dadurch wird dieser sogenannte Gleichtaktfehler erzeugt. Wenn beide Eingangsklemmen auf dem gleichen Potential liegen, wird das System trotzdem einen Bruchteil dieses Spannungsabfalls anzeigen.

Fazit: Sowohl der Anwender (durch eine falsche Dimensionierung des Quellenwiderstandes) als auch der Hersteller (durch eine falsche Dimensionierung des Isolationswiderstandes) des Gerätes kann an dieser Stelle Fehler machen, die zu einem schlechten (weil ungenauen) Messergebnis führen.

In obiger Abbildung ist auch noch ein anderer Fall eingezeichnet. Zwischen den beiden Erdleitungen fließt ebenfalls ein (wenn auch kleiner) Strom und bilden einen geschlossenen Stromkreis (s. Abb.). In solche Kreise werden durch magnetische Wechselfelder relativ große Spannungen induziert (V_2, V_3), die durchaus im Bereich von einigen Volt liegen können. Diese Spannungen überlagern die Gleichspannungen.

Die nächste Abbildung zeigt die Eingangsschaltung eines Digital-Volt-Meters etwas ausführlicher:

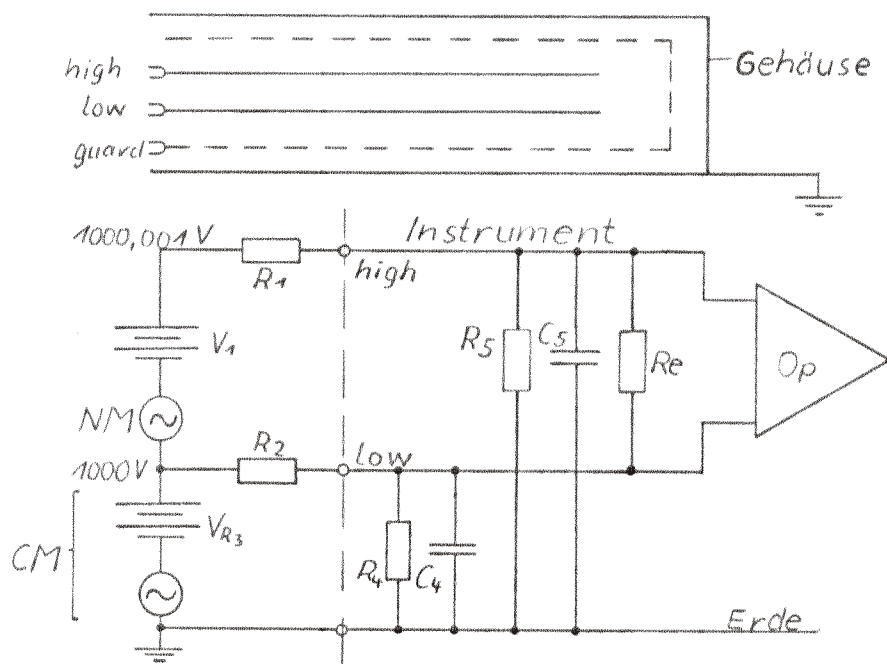


Abbildung D-44

V_1 sei wieder die unbekannte zu messende Spannung (hier 1mV). Die Spannungsquelle hat einen Innenwiderstand, der hier in R_1 und R_2 aufgeteilt wurde. Der "low"-seitige Widerstand R_2 ist dadurch gekennzeichnet, dass er zugleich der Innenwiderstand der Gleichtaktspannung ist, die CM (**C**omon **M**ode) genannt wird. Die Impedanz Z_4 ist hier ebenfalls auseinander gezeichnet. Sie existiert sowohl für den Low- als auch für den High-Ast. Anzumerken ist, dass die Kapazität C_4 viel größer als die Kapazität C_5 ist, da Masseleitungen auf einer realen Platine viel häufiger als High-Leitungen zu finden sind.

Durch diese Anordnung werden für realistische Widerstandsverhältnisse ($R_4, R_5 = 100 \text{ MOhm}$; $R_1, R_2 = 1 \text{ kOhm}$) Fehler im Prozentbereich erzeugt.

b) Erdung, Schirmung, Guard

Eine Lösung besteht darin, dass man um das eigentliche Gehäuse ein zweites legt, das sogenannte Guard (s. Abb. oben). Dieses Guard soll die Schaltung schützen. Ausgeführt wird dies in Platinen mit Multilayer-Schichten. Der schaltungstechnische Anschluss des Guards zeigt die nächste Abbildung:

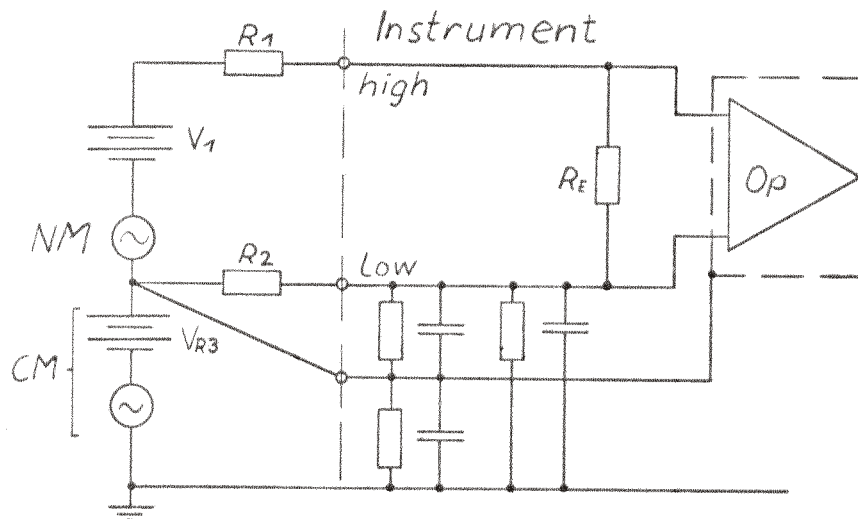


Abbildung D-45

Auch zwischen Erde bzw. Schaltungs-"Low" und Guard existiert ein Isolationswiderstand und eine Isolations-Kapazität. Wenn das Guard-Gehäuse an das Common-Mode Bezugspotential angeschlossen wird, dann wird der Fehlerstrom umgeleitet (s. Abb.). Das Entscheidende ist dabei, dass diese Ströme nicht mehr über den Innenwiderstand R_2 laufen und damit keine Fehler mehr erzeugen.

Das Schutzgehäuse (Guard) kann also (im Gegensatz zum äußeren geerdeten Instrumentengehäuse) auf einem beliebigen Potential liegen. Alle modernen Digital-Multimeter sind in dieser Guard-Technik aufgebaut und haben darum als dritten Eingang den Guard. Dieser Eingang muss immer auf dem Potential der Spannungsquelle **vor** dem Innenwiderstand R_2 der Quelle liegen.

3. Effektive 50Hz-Gleichtaktunterdrückung

Charakterisiert wird obiger Sachverhalt mit dem sogenannten CMRR (**C**omon **M**ode **R**ejection **R**atio), welches der Gleichtaktunterdrückungsfaktor ist. Es ist das Verhältnis von Anzeige bei Nutzspannung und der Störspannung:

$$CMRR = \frac{\text{Anzeige bei Nutzspannung}}{\text{Anzeige bei Gleichtakt - Störspannung}}$$

Zurück zum obigen Beispiel, bei dem eine Spannung von 1000 V anlag und dabei eine Spannung von 1 mV gemessen werden sollte. Ein Fehler von 100% bedeutet gleiche Anzeige von Nutz- und Störspannung und man hätte ein CMRR von 1 Million bzw. im logarithmischen Maßstab 120 dB bei einem Innenwiderstand von $R_1 = 1k\Omega$.

Dieser Wert wird auch in dem realen Datenblatt (s.w.oben) als Gleichtaktunterdrückung angegeben (>120 dB bei Gleichstrom und $1\text{ k}\Omega$). Bei Wechselstrom kommt noch ein paralleler Wechselstrom-Widerstand hinzu, der den Isolationswiderstand niederohmiger macht. Dadurch wird sich bei Wechselspannungen das CMRR verschlechtern.